



JPW

PATENT
ATTORNEY DOCKET NO. 053588-5015

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
Yoshinao KONDOH, et al.)
Application No.: 10/625,515) Group Art Unit:
Filed: July 24, 2003) Examiner: Not Assigned

For: PRINthead AND RECORDING DEVICE ARRANGED WITH THE PRINthead

Commissioner for Patents
Arlington, VA 22202
MAIL STOP ISSUE FEE

Sir:

SUBMISSION OF PRIORITY DOCUMENT

Under the provisions of 35 U.S.C. § 119, Applicant hereby claims the benefit of the filing date of Japanese Application No. 2002-359945, filed December 11, 2002 for the above-identified United States Patent Application.

In support of Applicant's claim for priority, filed herewith is one certified copy of the above.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

By:

Robert J. Goodell
Robert J. Goodell, Reg. No. 41,040

Dated: March 1, 2005

MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, NW
Washington, D.C. 20004
202-739-3000

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 1 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 5 9 9 4 5
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 5 9 9 4 5]

願 人 富士ゼロックス株式会社
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 3 年 1 1 月 1 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 3 0 2 6

【書類名】 特許願

【整理番号】 FE02-01667

【提出日】 平成14年12月11日

【あて先】 特許庁長官殿

【国際特許分類】 B41J 2/01

【発明者】

【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社海老名事業所内

【氏名】 近藤 義尚

【発明者】

【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社海老名事業所内

【氏名】 中山 広太

【特許出願人】

【識別番号】 000005496

【氏名又は名称】 富士ゼロックス株式会社

【代理人】

【識別番号】 100079049

【弁理士】

【氏名又は名称】 中島 淳

【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100084995

【弁理士】

【氏名又は名称】 加藤 和詳

【電話番号】 03-3357-5171

**【選任した代理人】****【識別番号】** 100085279**【弁理士】****【氏名又は名称】** 西元 勝一**【電話番号】** 03-3357-5171**【選任した代理人】****【識別番号】** 100099025**【弁理士】****【氏名又は名称】** 福田 浩志**【電話番号】** 03-3357-5171**【手数料の表示】****【予納台帳番号】** 006839**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9503326**【包括委任状番号】** 9503325**【包括委任状番号】** 9503322**【包括委任状番号】** 9503324**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 プリントヘッド及びプリントヘッドを備えた記録装置

【特許請求の範囲】

【請求項 1】 複数のブロックに分割しかつ分割されたブロック毎に駆動される複数の記録素子と、

前記記録素子の各々を駆動するために、前記ブロックの選択順序の初期値を入力するための入力手段と、

入力された初期値に基づく前記ブロックの選択順序によって前記記録素子の各々を駆動するためのブロックを選択する選択手段と、

を備えたことを特徴とするプリントヘッド。

【請求項 2】 前記選択手段は、入力された信号により自律的かつ周期的に前記選択順序を繰り返す繰返選択手段を含むことを特徴とする請求項 1 に記載のプリントヘッド。

【請求項 3】 前記繰返選択手段は、前記記録素子の各々のイネーブル信号を合成した合成信号を生成する合成手段を含み、前記合成信号により自律的かつ周期的に前記選択順序を繰り返すことを特徴とする請求項 2 に記載のプリントヘッド。

【請求項 4】 前記繰返選択手段は、入力されたクロック信号に従って前記初期値を順次カウントするカウンタを含むことを特徴とする請求項 2 または請求項 3 に記載のプリントヘッド。

【請求項 5】 前記記録素子の各々は、前記選択手段の選択指示信号と、前記合成手段の合成信号と、自素子で記録のための記録信号と、を入力としかつ該入力の論理積を出力とする積演算手段を含むことを特徴とする請求項 1 乃至請求項 4 の何れか 1 項に記載のプリントヘッド。

【請求項 6】 前記初期値を保持すると共に、保持した初期値を前記選択手段へ出力する保持手段をさらに備えたことを特徴とする請求項 1 乃至請求項 5 の何れか 1 項に記載のプリントヘッド。

【請求項 7】 前記保持手段は、新規の初期値が入力されたときに、該新規

の初期値に更新することを特徴とする請求項 6 に記載のプリントヘッド。

【請求項 8】 前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定するとき、前記駆動素子以外の記録素子を非駆動状態にするための非駆動データを生成する生成手段をさらに備えたことを特徴とする請求項 1 乃至請求項 7 の何れか 1 項に記載のプリントヘッド。

【請求項 9】 前記生成手段は、前記記録素子の各々に対応する要素からなるシフトレジスタと、入力される接続信号により前記要素間を導通する第 1 接続状態と前記非駆動データを生成する側に接続する第 2 接続状態とに切り換わる切換器と、前記駆動素子の位置を表す位置データに基づいて接続信号を出力する切換制御手段と、から構成されることを特徴とする請求項 8 に記載のプリントヘッド。

【請求項 10】 前記非駆動データを生成する側に接続する第 2 接続状態は、接地することを特徴とする請求項 9 に記載のプリントヘッド。

【請求項 11】 前記選択手段は、記録材料に対して前記記録素子の配列方向に交差する方向に前記記録素子を相対的に移動させる主走査するときの前記主走査の向きを表す方向信号を入力するための方向信号入力手段と、前記主走査の向きが第 1 方向のときに前記初期値に基づく前記ブロックの選択順序で前記ブロックを選択すると共に前記第 1 方向と逆方向のときに前記選択順序の逆順序に前記ブロックを選択する正逆選択手段と、を含むことを特徴とする請求項 1 乃至請求項 10 の何れか 1 項に記載のプリントヘッド。

【請求項 12】 前記正逆選択手段は、前記第 1 方向のときに前記初期値に基づく前記ブロックの選択順序を求める正方向順序演算手段と、前記逆方向のときに前記初期値を加算することにより前記ブロックの逆の選択順序を求める逆方向順序演算手段と、前記方向信号により前記正方向順序演算手段または逆方向順序演算手段に切り換える方向切換器と、を含むことを特徴とする請求項 11 に記載のプリントヘッド。

【請求項 13】 前記正逆選択手段は、前記初期値を入力されたクロック信号に従って順次カウントするカウンタを含み、前記正方向順序演算手段または前記逆方向順序演算手段は、プラス 1 カウンタによる加算値を前記カウンタに出力

することを特徴とする請求項 12 に記載のプリントヘッド。

【請求項 14】 記録材料に画像を記録するために複数のプリントヘッドを備えた記録装置において、

前記複数のプリントヘッドは、

請求項 1 乃至請求項 13 の何れか 1 項に記載のプリントヘッドについて前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定した第 1 プリントヘッドと、請求項 1 乃至請求項 13 の何れか 1 項に記載のプリントヘッドについて前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定した第 2 プリントヘッドとを組み合わせる構成されると共に、

前記第 1 プリントヘッドの駆動素子と、前記第 2 プリントヘッドの駆動素子との前記記録素子の配列方向の相対位置の少なくとも一部が重なるように前記第 1 プリントヘッド及び前記第 2 プリントヘッドの各々を設置したプリントヘッド群からなり、

前記第 1 プリントヘッドの前記記録素子のうちの駆動素子の位置に応じた前記ブロックの選択順序を規定する第 1 の初期値を設定すると共に、前記第 1 プリントヘッドの前記記録素子のうちの駆動素子の位置に対する前記第 2 プリントヘッドの前記記録素子のうちの駆動素子の位置のずれ量に応じた前記ブロックの選択順序を規定する第 2 の初期値を設定する設定手段

を備えたことを特徴とするプリントヘッドを備えた記録装置。

【請求項 15】 前記プリントヘッド群を、前記第 1 プリントヘッドの駆動素子と、前記第 2 プリントヘッドの駆動素子との前記記録素子の配列方向の相対位置の一部が重なるように設置した場合、前記駆動素子の数は、前記ブロック数の整数倍に設定することを特徴とする請求項 14 に記載のプリントヘッドを備えた記録装置。

【請求項 16】 前記プリントヘッド群は、前記第 1 プリントヘッド及び前記第 2 プリントヘッドを千鳥配置することを特徴とする請求項 14 または請求項 15 に記載のプリントヘッドを備えた記録装置。

【請求項 17】 前記プリントヘッド群は、前記第 1 プリントヘッド及び前記第 2 プリントヘッドの各々の記録素子の配列方向を反転することを特徴とする

請求項 14 乃至請求項 16 の何れか 1 項に記載のプリントヘッドを備えた記録装置。

【請求項 18】 前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドは、前記記録素子の配列方向に複数の記録素子群を有することを特徴とする請求項 14 乃至請求項 17 の何れか 1 項に記載のプリントヘッドを備えた記録装置。

【請求項 19】 前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群は、異なる記録素子の配列方向を有することを特徴とする請求項 18 に記載のプリントヘッドを備えた記録装置。

【請求項 20】 前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドは、前記記録素子の配列方向に平行な複数の方向の各々に記録素子群を有することを特徴とする請求項 14 乃至請求項 19 の何れか 1 項に記載のプリントヘッドを備えた記録装置。

【請求項 21】 前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群は、異なる記録素子の配列方向を有することを特徴とする請求項 20 に記載のプリントヘッドを備えた記録装置。

【請求項 22】 前記プリントヘッドは、記録材料の幅に相当する長さになるように記録素子を配列した記録材料幅記録用プリントヘッドであることを特徴とする請求項 14 乃至請求項 21 の何れか 1 項に記載のプリントヘッドを備えた記録装置。

【請求項 23】 前記プリントヘッドは、インクを吐出して記録するインクジェット記録用プリントヘッドであることを特徴とする請求項 14 乃至請求項 22 の何れか 1 項に記載のプリントヘッドを備えた記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プリントヘッド及びプリントヘッドを備えた記録装置にかかり、特

に、高速、且つ高画質を実現するためのプリントヘッド及びプリントヘッドを備えた記録装置に関する。

【0002】

【従来の技術】

従来より、熱エネルギーなどを利用して画像記録を行うプリンタのプリントヘッドは、インク液を小さな粒状（所謂、液滴）として記録媒体上に飛翔させることによりドットを形成して画像を記録するものが知られている。また、感熱記録材料に熱エネルギーを供給するサーマルヘッドなどのプリントヘッドによりドットを形成して画像を記録するプリンタも知られている。

【0003】

近年、高解像度で、高速に、多色画像を得ることを目的として、複数のプリントヘッドを備えたプリンタが実用化されている。このプリンタでは、各色に対応する画像を得るために、色毎にプリントヘッドを対応させてその色画像を重ね合わせることで多色画像を得ることができる。この場合、各プリントヘッド間の素子のズレがそのまま色ズレに至ったり低解像度に至ったりするため、複数のプリントヘッド間の位置すなわち各プリントドットにより形成されるドットの位置を高精度に合致させなければならない。

【0004】

そこで、インク液滴を吐出するノズルを多数有するプリントヘッドを複数有する記録装置において、ノズルの配列方向（副走査方向）と直交する方向（主走査方向）にプリントヘッドを複数配設する場合、形成されるプリントヘッド間のドットの副走査方向についての位置ズレを補正（以下、副走査レジストレーション補正という。）する技術が開示されている（例えば、特許文献1を参照）。この技術では、プリントヘッドは固定とされ、搭載しているノズル数より少ない一定数のプリントヘッド間で共通なノズル群を用いている。

【0005】

しかし、この技術単独では、形成されるプリントヘッド間のドットの主走査方向についての位置ズレを補正（以下、主走査レジストレーション補正という。）することができない。

【0006】

また、副走査レジストレーション補正の他例としては、複数のプリントヘッドの各々を機械的に可動可能に作成し、プリントヘッドの各々を移動させることでズレを補正する技術が開示されている（例えば、特許文献2を参照）。しかし、この技術では可動にするための機構部材が大型化するため、プリントヘッド自体が大型化する。従って、紙幅プリントヘッドのような大型プリントヘッドへの適用が困難である。

【0007】

ところで、複数のプリントヘッドを駆動する場合、各プリントヘッドを効率的に駆動する必要がある。例えば、副走査方向に多数配列されたノズルや発熱素子は、高密度で配列することが可能になってきており、高密度で多数のノズルや発熱素子を配列することによって、高密度でドット形成が可能になった。ところが、プリントヘッド内で副走査方向に並んだ多数のノズルや発熱素子を同時に駆動するためには、大容量の電源が必要である。

【0008】

そこで、1つのプリントヘッドによる副走査方向の駆動を、ノズルや発熱素子の駆動数を所定数と定め、それを1ブロックとしてブロック毎に駆動する、時分割により行う。すなわち、ブロック毎の駆動タイミングを僅かにずらし順次駆動することによって、瞬時に流れる電流を抑制することが可能になり、大容量の電源を不要とすることが可能になった。

【0009】

しかしながら、多数のノズルや発熱素子を配列して駆動する場合、配線が増加したりノズルの故障が増加したりする。このため、インクジェット記録ヘッド部の半導体チップ内にカウンタを搭載して、そのカウンタにクロックを供給しそのクロックの計数出力をブロックイネーブル信号として内部生成してブロックを選択するプリント素子駆動の技術が開示されている（例えば、特許文献3を参照）。ところが、この技術では、ブロック選択の順序が固定的であるため、主走査レジストレーションに対応することができない。

【0010】

また、プリント素子駆動の他例としては、ノズルの駆動周波数を高めるためにノズル間の位相遅れ時間を設定する技術が開示されている（例えば、特許文献 4 を参照）。この技術では、ノズルを 3 つおきに 4 ノズル群で分類し、各々のノズル群を他のノズル群と位相をずらして駆動している。ところが、この技術では、群あたりのプリント素子数（＝同時に駆動されるプリント素子数）が多くなるため、搭載プリント素子数が多いプリントヘッドに対して適用は困難である。

【0 0 1 1】

さらに、その他のプリント素子駆動の一例としては、配線を減少させてノズルの故障を抑制するために、記録ヘッドの駆動回路内にデコーダを搭載して、そのデコーダの出力信号によりブロックを選択する技術が開示されている（例えば、特許文献 5 を参照）。ところが、この技術では、選択ブロックを切り換えるごとに外部信号を必要とするため、制御が複雑になる。

【0 0 1 2】

【特許文献 1】

特開昭 6 2 - 0 7 7 9 5 1 号公報 （第 2 - 3 頁、図 2）

【特許文献 2】

特開平 0 5 - 2 3 8 0 0 4 号公報 （第 3 - 4 頁、図 2）

【特許文献 3】

特開平 0 6 - 3 0 5 1 4 8 号公報 （第 3 - 4 頁、図 1）

【特許文献 4】

特開平 0 6 - 1 9 8 8 9 3 号公報 （第 2 - 3 頁、図 3）

【特許文献 5】

特開平 0 9 - 3 2 7 9 1 4 号公報 （第 6 - 7 頁、図 7）

【0 0 1 3】

【発明が解決しようとする課題】

上述のように、各従来の技術では副走査レジストレーション及びプリント素子駆動は可能であるものの、主走査レジストレーション補正と、副走査レジストレーションとを共に実現することは困難であった。すなわち、上記従来の技術の各々では、主走査レジストレーション補正及び副走査レジストレーション補正の双

方を達成できない。

【0014】

例えば、上記従来の技術を組み合わせた構成では、デコーダを搭載しても、その選択ブロックを切り替えるときに必ず異なる制御信号を必要とする。また、複数のプリントヘッドの各々を機械的に可動可能な構成にした場合、プリントヘッドの各々を調整するための機構が大型になる。

【0015】

ここで、主走査レジストレーション補正は、プリント素子駆動で可能なことが想定され、副走査レジストレーション補正は、プリントヘッドの位置関係の調整で可能なことが想定される。この主走査レジストレーション補正が上記従来の技術では補正が困難なことを説明する。

【0016】

なお、ここでは、主走査レジストレーション補正に対する問題点をより分かりやすくするため、インク液滴を吐出するノズルを多数有するプリントヘッドを複数有する記録装置において、搭載しているノズル数より少ない一定数のプリントヘッド間で共通なノズル群を用いて記録することで副走査レジストレーション補正を行い、記録ヘッドの駆動回路内にカウンタを搭載して、そのカウンタの出力信号によりブロックを選択することで主走査レジストレーション補正を行う場合を説明する。

【0017】

駆動プリント素子はブロック単位で順次駆動されるため、各ブロックの駆動タイミングには時差が生じる。記録媒体上を相対的に主走査するプリントヘッドは、プリント素子駆動中は常に移動状態にあるため、前述の時差の分だけ記録媒体上のドット位置がずれる。主走査速度の増加とともにドット位置のずれ量は増加する。一定の時差で周期的に各ブロックが駆動される場合にドット位置のずれ量は最大となる。

【0018】

例えば、図36に示すように、8ブロックに分割されたプリントヘッドで、最初に選択されるブロックに所属するプリント素子Aは記録媒体上のラインA上に

ドットを描画し、最後に選択されるブロックに所属するプリント素子Bは同様にラインB上にドットを描画する場合を考える。副走査レジストレーション補正によって異なるプリントヘッドのプリント素子BがラインA上にドットを描画する場合、ブロックの選択順序は固定のため、ドット位置はラインA上の実線円で示される位置には描画されず、点線円で示される位置に描画されることになる（主走査レジずれの発生）。副走査レジストレーション量に応じて描画するプリント素子は変化するため、ラインA上の実線円と点線円とのズレ量は変化する。

【0019】

本発明は、上記事実を考慮して、異なるプリントヘッド間において記録媒体上に形成されるべきドット位置ずれを抑制して高画質化を図ることができるプリントヘッド及びプリントヘッドを備えた記録装置を提供することを目的とする。

【0020】

【課題を解決するための手段】

上記目的を達成するために本発明は、異なるプリントヘッド間において記録媒体上に形成されるべきドット位置が主走査方向及び副走査方向の何れにもずれを抑制して高画質化を図ることを可能とする構成を備えている。概念的には、プリントヘッドは固定のまま記録素子の駆動で記録素子により形成されるドットの位置を補正する。

【0021】

例えば、記録素子の配列方向に沿う方向の記録素子により形成されるドットの位置ずれ補正、すなわち、副走査レジストレーション補正は、プリントヘッドに搭載する全記録素子数より少ない所定数の記録素子である駆動素子群を用いて、プリントヘッド内で副走査方向の補正が可能である。なお、駆動素子群以外の記録素子は、補正素子と考えることができ、プリントヘッドに搭載する全記録素子数によらず、補正素子は一定数でよい。従って、プリンタの高速化を図るために搭載する全記録素子数を増加した場合、全記録素子数に占める補正素子数の割合が低下するため、記録素子の無駄を大幅に緩和することができる。

【0022】

また、記録素子の配列方向に交差する方向に形成されるドットの位置ずれ補正

、すなわち、主走査レジストレーション補正は、カウンタなどに代表される外部コントローラからの停止信号が入力されない限り自律的かつ周期的にブロック選択を切り換えるものを用いる。この場合、副走査レジストレーション補正量に応じてブロックを選択するための初期値を変更する。このように初期値を変更することで、ブロック選択の順序を容易に変更でき、主走査レジストレーション補正が容易となる。

【0023】

詳細には、本発明のプリントヘッドは、複数のブロックに分割しかつ分割されたブロック毎に駆動される複数の記録素子と、前記記録素子の各々を駆動するために、前記ブロックの選択順序の初期値を入力するための入力手段と、入力された初期値に基づく前記ブロックの選択順序によって前記記録素子の各々を駆動するためのブロックを選択する選択手段と、を備えたことを特徴とする。

【0024】

本発明では、プリントヘッドの搭載された複数の記録素子は、複数のブロックに分割されており、その分割されたブロック毎に記録素子が駆動される。入力手段には、記録素子の各々を駆動するために、ブロックの選択順序の初期値が入力される。この初期値により、ブロックの選択順序が定まるので、選択手段では、その選択順序によって記録素子の各々を駆動するためのブロックを選択する。

【0025】

このように、プリントヘッドに、ブロックの選択順序の初期値を入力することができるため、ブロック選択の順序を容易に変更できる。

【0026】

前記選択手段は、入力された信号により自律的かつ周期的に前記選択順序を繰り返す繰返選択手段を含むことを特徴とする。

【0027】

このプリントヘッドに備えられた選択手段は、繰返選択手段を含んでおり、その繰返選択手段は、クロック信号などの入力された信号により自律的かつ周期的に選択順序を繰り返す。初期値が定まると、繰返選択手段により自律的かつ周期的に選択順序を繰り返してクロックが選択される。このとき、初期値が変更可能

であるため、ブロック選択の順序を容易に変更でき、主走査レジストレーション補正が容易となる。すなわち、周期的な選択によるブロックの時差により生じる主走査方向のずれは、初期値を変更することで解消される。

【0028】

前記繰返選択手段は、前記記録素子の各々のイネーブル信号を合成した合成信号を生成する合成手段を含み、前記合成信号により自律的かつ周期的に前記選択順序を繰り返すことを特徴とする。

【0029】

ブロック選択について周期的に選択するためには専用の信号を用いることも可能であるが、各記録素子には活性化するイネーブル信号が入力される。このイネーブル信号は、基準クロックなどのクロックにより生成されることがほとんどである。そこで、全記録素子のイネーブル信号すなわち記録素子の各々のイネーブル信号を合成した合成信号を用いることで、入力信号数を削減でき、プリントヘッドの入力パッド数を削減することができる。

【0030】

前記繰返選択手段は、入力されたクロック信号に従って前記初期値を順次カウントするカウンタを含むことを特徴とする。

【0031】

このように、繰返選択手段をカウンタで構成し、入力されたクロック信号に従って初期値を順次カウントするようにすれば、カウンタによる簡単な構成で、自律的でかつ周期的なブロック選択が容易となる。

【0032】

前記記録素子の各々は、前記選択手段の選択指示信号と、前記合成手段の合成信号と、自素子で記録のための記録信号と、を入力としかつ該入力論理積を出力とする積演算手段を含むことを特徴とする。

【0033】

記録素子は、ブロックに属しているが、その駆動は、記録のための画像データなどに対応して記録素子毎に行われることが好ましい。そこで、積演算手段によって記録素子を個別に駆動する。この積演算手段は、選択手段の選択指示信号と

、各記録素子のイネーブル信号が含まれる合成手段の合成信号と、自素子で記録のための記録信号と、を入力としかつ該入力論理積を出力とする。これにより、記録素子毎に駆動することができる。

【0034】

前記初期値を保持すると共に、保持した初期値を前記選択手段へ出力する保持手段をさらに備えたことを特徴とする。

【0035】

ブロックの選択順序は、そのプリントヘッドの駆動について同一である場合が多い。そこで、ラッチ機能などにより、入力された初期値を保持手段で保持して、その保持した初期値を選択手段へ出力することで、初期値を繰り返し入力することから解消される。

【0036】

前記保持手段は、新規の初期値が入力されたときに、該新規の初期値に更新することを特徴とする。

【0037】

保持手段で保持する初期値は、新規の初期値に変更することが要求される場合もある。この場合、新規の初期値が入力されたときに、該新規の初期値に更新することにより、保持される初期値は常に最新のものとなり、要求に応じた初期値の変更が可能となる。

【0038】

前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定するときに、前記駆動素子以外の記録素子を非駆動状態にするための非駆動データを生成する生成手段をさらに備えたことを特徴とする。

【0039】

紙幅プリンタなどでは、紙幅より記録素子数が上回ることがある。この場合には、駆動素子以外の記録素子を非駆動状態に設定することが好ましい。そこで、複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定するときには、生成手段によって、駆動素子以外の記録素子を非駆動状態にするための非駆動データを生成する。この非駆動データには、記録材料の下地の色を代表させ

た白データがある。このように非駆動データを生成して記録ヘッドを駆動することで、記録素子の駆動と非駆動とを記録素子毎に容易に切り分けることができる。

【0040】

前記生成手段は、前記記録素子の各々に対応する要素からなるシフトレジスタと、入力される接続信号により前記要素間を導通する第1接続状態と前記非駆動データを生成する側に接続する第2接続状態とに切り換わる切換器と、前記駆動素子の位置を表す位置データに基づいて接続信号を出力する切換制御手段と、から構成されることを特徴とする。

【0041】

プリントヘッドは、複数の記録素子を備えているので、その複数の記録素子について駆動と非駆動とを確実に切り分けることが望まれる。そこで、生成手段を前記のようにシフトレジスタ、切換器及び切換制御手段から構成し、切換制御手段により駆動素子の位置を表す位置データに基づいて接続信号を出力する。この接続信号により、切換器が駆動素子間のシフトレジスタの要素間を導通する第1接続状態に切り換え、駆動素子までのシフトレジスタの要素を非駆動データを生成する側に接続する第2接続状態に切り換える。これにより、記録素子の駆動と非駆動とを確実に切り分けることができる。

【0042】

前記非駆動データを生成する側に接続する第2接続状態は、接地することを特徴とする。

【0043】

前記のように、非駆動データには、記録材料の下地の色を代表させた白データがあり、この白データを生成するにはグラウンドレベルやローレベルなどの低レベルの状態を生成することが多い。そこで、非駆動データを生成する側に接続する第2接続状態として接地することにより、容易に非駆動データを生成することができる。

【0044】

前記選択手段は、記録材料に対して前記記録素子の配列方向に交差する方向に

前記記録素子を相対的に移動させる主走査するときの前記主走査の向きを表す方向信号を入力するための方向信号入力手段と、前記主走査の向きが第1方向のときに前記初期値に基づく前記ブロックの選択順序で前記ブロックを選択すると共に前記第1方向と逆方向のときに前記選択順序の逆順序に前記ブロックを選択する正逆選択手段と、を含むことを特徴とする。

【0045】

プリントヘッドを双方向型のプリンタに利用する場合、双方向すなわち記録材料に対して前記記録素子の配列方向に交差する方向に前記記録素子を相対的に移動させる主走査するとき、その主走査方向が往復で反転する方向になる。この場合、往路と復路で同一のブロック選択の順序で記録素子を駆動したのでは、主走査方向にドットのズレが生じる。そこで、選択手段の正逆選択手段において、方向信号入力手段で入力された主走査の向きを表す方向信号から主走査の向きが第1方向のときに初期値に基づくブロックの選択順序でブロックを選択する。一方、第1方向と逆方向のときには、正逆選択手段は前記選択順序の逆順序にブロックを選択する。これによって、プリントヘッドを双方向に走査した場合であっても、主走査方向にドットズレの生じることがないブロックを選択することができる。

【0046】

前記正逆選択手段は、前記第1方向のときに前記初期値に基づく前記ブロックの選択順序を求める正方向順序演算手段と、前記逆方向のときに前記初期値を加算することにより前記ブロックの逆の選択順序を求める逆方向順序演算手段と、前記方向信号により前記正方向順序演算手段または逆方向順序演算手段に切り換える方向切換器と、を含むことを特徴とする。

【0047】

プリントヘッドを双方向型のプリンタに利用する場合、各方向について選択順序を規定する初期値を入力することで容易に達成できるが、初期値の数量が増加し好ましくない。そこで、逆方向順序演算手段により、前記逆方向のときに前記初期値を加算することによりブロックの逆の選択順序を求める。これによって、プリントヘッドを双方向に走査した場合であっても、同一の初期値により、主走

査方向にドットズレの生じることがないブロックを選択することができる。

【0048】

前記正逆選択手段は、前記初期値を入力されたクロック信号に従って順次カウントするカウンタを含み、前記正方向順序演算手段または前記逆方向順序演算手段は、プラス1カウンタによる加算値を前記カウンタに出力することを特徴とする。

【0049】

このように、プラス1カウンタによる加算値をカウントすることにより、入力されたクロック信号に従って初期値を順次カウントすることと、逆方向にカウントすることとによる自律的でかつ周期的なブロック選択を、カウンタによる簡単な構成で達成できる。

【0050】

前記プリントヘッドを用いて、記録装置を構成することで、記録素子により記録材料に形成されるドットの位置ズレを抑制することが可能になる。詳細には、本発明のプリントヘッドを備えた記録装置は、記録材料に画像を記録するために複数のプリントヘッドを備えた記録装置において、前記複数のプリントヘッドは、前記プリントヘッドについて前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定した第1プリントヘッドと、前記プリントヘッドについて前記複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定した第2プリントヘッドとを組み合わせる構成されると共に、前記第1プリントヘッドの駆動素子と、前記第2プリントヘッドの駆動素子との前記記録素子の配列方向の相対位置の少なくとも一部が重なるように前記第1プリントヘッド及び前記第2プリントヘッドの各々を設置したプリントヘッド群からなり、前記第1プリントヘッドの前記記録素子のうちの駆動素子の位置に応じた前記ブロックの選択順序を規定する第1の初期値を設定すると共に、前記第1プリントヘッドの前記記録素子のうちの駆動素子の位置に対する前記第2プリントヘッドの前記記録素子のうちの駆動素子の位置のずれ量に応じた前記ブロックの選択順序を規定する第2の初期値を設定する設定手段を備えたことを特徴とする。

【0051】

複数のプリントヘッドを備えた記録装置において、複数のプリントヘッドについて、複数の記録素子の素子数より少ない素子数の記録素子を駆動素子に設定した第1プリントヘッドと、同様の第2プリントヘッドとを組み合わせた構成を含むことで、第1プリントヘッドと第2プリントヘッドとの副走査方向の記録素子のズレを解消できる。すなわち、プリントヘッド群として、第1プリントヘッドの駆動素子と、第2プリントヘッドの駆動素子との記録素子の配列方向の相対位置の少なくとも一部が重なるように第1プリントヘッド及び第2プリントヘッドの各々を設置する。このとき、設定手段が、第1プリントヘッドの記録素子のうちの駆動素子の位置に応じたブロックの選択順序を規定する第1の初期値を設定する。これと共に、設定手段は、第1プリントヘッドの記録素子のうちの駆動素子の位置に対する第2プリントヘッドの記録素子のうちの駆動素子の位置のずれ量に応じたブロックの選択順序を規定する第2の初期値を設定する。これによって、第1プリントヘッドから第2プリントヘッドのズレ量すなわち副走査方向の記録素子のズレ量に応じて変動する主走査方向のズレを、第2の初期値を設定することで解消することができる。

【0052】

前記プリントヘッド群を、前記第1プリントヘッドの駆動素子と、前記第2プリントヘッドの駆動素子との前記記録素子の配列方向の相対位置の一部が重なるように設置した場合、前記駆動素子の数は、前記ブロック数の整数倍に設定することを特徴とする。

【0053】

1つのプリントヘッドで形成可能なプリントバンドを拡張するため、複数のプリントヘッドを並べて構成する場合がある。この場合、複数のプリントヘッドの接続部分で周期的な変動が生じる場合がある。そこで、プリントヘッド群を、第1プリントヘッドの駆動素子と、第2プリントヘッドの駆動素子との記録素子の配列方向の相対位置の一部が重なるように設置した場合、駆動素子の数を、ブロック数の整数倍に設定する。これによって、各プリントヘッドによって形成されるどっとの周期性は各ヘッド内で完結すると共に、複数のプリントヘッドについて相互に整数倍の関係になり、相関関係を維持することができる。

【 0 0 5 4 】

前記プリントヘッド群は、前記第 1 プリントヘッド及び前記第 2 プリントヘッドを千鳥配置することを特徴とする請求項 1 2 または請求項 1 3 に記載のプリントヘッドを備えた記録装置。

【 0 0 5 5 】

前記のように、駆動素子の数をブロック数の整数倍に設定するのに好適な配置としては、第 1 プリントヘッド及び第 2 プリントヘッドを千鳥配置したプリントヘッド群がある。

【 0 0 5 6 】

前記プリントヘッド群は、前記第 1 プリントヘッド及び前記第 2 プリントヘッドの各々の記録素子の配列方向を反転することを特徴とする。

【 0 0 5 7 】

プリントヘッドは、接続のための配線が必要であることが多い。この配線は、プリンタ内における取回しなどの観点から、プリントヘッドの一方側に設けられることが多い。そこで、プリントヘッド群を、第 1 プリントヘッド及び第 2 プリントヘッドの各々の記録素子の配列方向を反転するように設けることで、容易にプリントヘッドから配線を取り出すことが可能となる。

【 0 0 5 8 】

前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドは、前記記録素子の配列方向に複数の記録素子群を有することを特徴とする。

【 0 0 5 9 】

第 1 プリントヘッド及び第 2 プリントヘッドの少なくとも一方のプリントヘッドを、記録素子の配列方向に複数の記録素子群を有するように構成することで、プリントヘッドの記録素子の増加を図ることができる。

【 0 0 6 0 】

前記第 1 プリントヘッド及び前記第 2 プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群は、異なる記録素子の配列方向を有することを特徴とする。

【0061】

第1プリントヘッド及び第2プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群を、異なる記録素子の配列方向を有するように構成することで、プリントヘッドの記録素子の増加を図ることができると共に、プリントヘッド単体について配線の取回しなどを容易に計画することができる。

【0062】

前記第1プリントヘッド及び前記第2プリントヘッドの少なくとも一方のプリントヘッドは、前記記録素子の配列方向に平行な複数の方向の各々に記録素子群を有することを特徴とする。

【0063】

第1プリントヘッド及び第2プリントヘッドの少なくとも一方のプリントヘッドを、記録素子の配列方向に平行な複数の方向の各々に記録素子群を有するように構成することで、プリントヘッドの記録素子の増加を図ることができると共に、記録素子群毎に相関関係を容易に把握することができる。

【0064】

この場合、前記第1プリントヘッド及び前記第2プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群は、異なる記録素子の配列方向を有することを特徴とする。

【0065】

このように、第1プリントヘッド及び第2プリントヘッドの少なくとも一方のプリントヘッドの複数の記録素子群を、異なる記録素子の配列方向を有するように構成することで、プリントヘッドの記録素子の増加を図ることができると共に、記録素子群毎に相関関係を容易に把握することができる。

【0066】

前記プリントヘッドは、記録材料の幅に相当する長さになるように記録素子を配列した記録材料幅記録用プリントヘッドであることを特徴とする。

【0067】

前記プリントヘッドとして、記録材料の紙幅に相当する長さになるように記録素子を配列した紙幅記録用プリントヘッドを採用することで、大型の記憶を高精

細に実行することができる。

【0 0 6 8】

前記プリントヘッドは、インクを吐出して記録するインクジェット記録用プリントヘッドであることを特徴とする。

【0 0 6 9】

前記プリントヘッドは、インクを吐出して記録するインクジェット記録用プリントヘッドに用いて好適である。

【0 0 7 0】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態の一例を詳細に説明する。

【0 0 7 1】

図 2 に示すように、本発明の実施の形態に係るカラープリンタ 1 0 0 は、筐体 1 1 2 にロッド 1 1 4 が設けられており、該ロッド 1 1 4 に沿って移動するキャリッジ 1 1 6 が設けられている。キャリッジ 1 1 6 上には、CMYKの各色に応じた色を記録する各色のプリントヘッド 1 0（図 2 では、K色がプリントヘッド 1 0 K、C色がプリントヘッド 1 0 C、M色がプリントヘッド 1 0 M、Y色がプリントヘッド 1 0 Yと表記している）がそれぞれ着脱可能に搭載されている。このキャリッジ 1 1 6 がロッド 1 1 4 に沿って（図 3 に示す主走査方向に）移動することにより、主走査方向の記録が行なわれる。

【0 0 7 2】

また、カラープリンタ 1 0 0 には、印字媒体としての用紙 P を載置するためのプラテン 1 2 0 が設けられている。このプラテン 1 2 0 上を用紙 P がキャリッジ 1 1 6 の主走査方向と交差する方向（図 3 に示す副走査方向）に移動することによって、副走査方向の記録が行なわれる。

【0 0 7 3】

すなわち、キャリッジ 1 1 6 をロッド 1 1 4 に沿って主走査方向に走査しながら、キャリッジ 1 1 6 上に搭載されたプリントヘッド 1 0 の各色それぞれのインクを吐出することにより主走査方向に画像が形成される。なお、プリントヘッド 1 0 のそれぞれのノズル列長（副走査方向）とキャリッジ 1 1 6 の走査長でプラ

テン 120 上の用紙 P に形成される記録領域の全域または一部領域に画像が形成される。そして、副走査方向において画像形成された長さに対応した量分、用紙 P が送られ、再び主走査方向に画像形成を行ない、主走査方向の画像形成と副走査方向の用紙送りを繰り返し行なうことによって、用紙 P 全面に画像形成が行われる。また、各色のプリントヘッド 10 は、図 2 及び図 3 に示すように、キャリッジ 116 の走査方向に沿って、K、C、M、Y の順に配置されている構成とするが、これに限定されるものではない。

【0074】

図 4 に示すように、カラープリンタ 100 は、CPU 126、ROM 128、RAM 130、及び周辺装置を備えたマイクロコンピュータ 132 によって動作の制御が行われるようになっている。マイクロコンピュータ 132 は、CPU 126、ROM 128、ROM 128、入力インターフェース（入力 I/F）134 及び出力インターフェース（出力 I/F）136 がバス 138 に接続されている。この入力 I/F 134 には、他の装置からデータやコマンドが入力される。

【0075】

出力 I/F 136 には、用紙 P を搬送するための搬送用モータ 140 を駆動するドライバ 142、及びキャリッジ 116 を移動するためのキャリッジ走査モータ 143 を駆動するドライバ 141 が接続されている。このマイクロコンピュータ 132 の指示に応じて搬送用モータ 140 及びキャリッジ走査モータ 143 が制御される。

【0076】

また、出力 I/F 136 には、各色プリントヘッド 10（10K、10C、10M、10Y）が接続されており、マイクロコンピュータ 132 によって各色プリントヘッド 10 からのインクの吐出が制御される。

【0077】

各色のプリントヘッド 10 からのインクの吐出の制御は、例えば、各プリントヘッド 10 に設けられたインク吐出用の複数のノズルからインクを吐出するタイミングを制御することによって、キャリッジ 116 の走査方向に対する画像記録位置を制御することができる。また、詳細は後述するが、各プリントヘッド 10

のインク吐出用の複数のノズルを、プリントヘッド10に搭載されているプリント素子数より少ないプリント素子を実際に使用するプリント素子と設定し、制御することによって、用紙Pの搬送方向に対する画像記録位置を制御することができる。

【0078】

〔第1実施の形態〕

図5に示すように、本実施の形態にかかるプリントヘッド10は、32個のプリント素子28が一行に配置されている。これらのプリント素子28のうち実際に使用する素子は8個のブロックに分類される（詳細後述）。また、プリント素子及びブロックの数は一例であり、これに限定されるものではない。なお、本実施の形態ではプリント素子28を一行に配列した場合を説明するが、プリント素子を複数行に配置した場合にも拡張可能である。プリント素子28の素子番号の割り当てはプリント素子28の配列方向に連番を割り当てる、図5の例では、左端を素子番号「1」に割り当てる。

【0079】

これらのプリント素子28は、駆動プリント素子及び補正プリント素子に割り当てられる。本実施の形態では、32個のプリント素子28のうち8個のプリント素子28を補正プリント素子30と割り当て、24個のプリント素子28を駆動プリント素子32と割り当てる。これらの補正プリント素子30及び駆動プリント素子32の基準割当は、8個の補正プリント素子30を24個の駆動プリント素子32の両側に4個ずつ配置した割り当てを採用する。すなわち、素子番号「5」～「28」のプリント素子28を駆動プリント素子32に、素子番号「1」～「4」及び素子番号「29」～「32」のプリント素子28を補正プリント素子30に割り当てる。これにより±4素子分の副走査レジストレーション補正に対応する。

【0080】

本実施の形態にかかるプリンタでは、複数（4個）のプリントヘッド10が配置される。なお、ここでは、相対関係の説明を簡単にするため、図6に示すように、何れか1色のプリントヘッド10（図2のプリントヘッド10K、10C、

10M、10Yの何れか1つ)をプリントヘッド10Aとし、他色のプリントヘッド10をプリントヘッド10Bとした2個のプリントヘッド10について説明する。

【0081】

プリントヘッド10Aとプリントヘッド10Bとは、プリント素子28の配列方向がほぼ並行で相対位置関係がほぼ一致するように配置される。各プリントヘッド10A、10Bはプリント素子28の配列幅である素子バンド w_s に対して、各プリントヘッド10A、10Bに共通なプリント素子28を有するプリントバンド w_p が設定される。従って、プリントヘッド10に搭載するプリント素子数より少ない一定数のプリント素子群($w_s > w_p$)を用いることで、副走査レジストレーション補正を行うことができる。

【0082】

図1には、本実施の形態に係るプリントヘッドの概念ブロック図が示されている。プリントヘッド10は、ブロック選択手段12を有している。ブロック選択手段12の出力側は、32個のプリント素子28が分類されて含まれる8個のブロック22-1～22-8に接続されている。ブロック選択手段12は、8個のブロック22-1～22-8の何れかを選択するための選択信号を生成し出力するものである。

【0083】

ブロック選択手段12の入力側は、クリア信号、クロックa信号、ラッチa信号、主走査の向きを表す方向信号が入力されるように構成されている。また、ブロック選択手段12の他の入力側は、上記8個のブロック22-1～22-8の何れかを選択するための初期値が保持手段16を介して入力されるように構成されている。

【0084】

なお、本実施の形態の保持手段16は、本発明の保持手段に相当し、ブロック選択手段12の他の入力側は、本発明の入力手段に相当する。また、ブロック選択手段12は、本発明の選択手段に相当する。また、プリント素子28は、本発明の記録素子に相当する。

【0085】

保持手段16の入力側は、マイクロコンピュータ132から初期値が入力されるように接続されており、出力側はブロック選択手段12に接続されている。また、保持手段16の出力側は、プリントヘッド10の外部に設けられた白データ生成手段18にも接続されている。白データ生成手段18の出力側は、データ転送／保持手段20の入力側の1つに接続されている。

【0086】

データ転送／保持手段20の入力側は、クリア信号、クロックb信号、ラッチb信号、画像データを表す画像信号が入力されるように構成されている。また、データ転送／保持手段20の出力側は、プリントヘッド10内の8個のブロック22-1～22-8の各々に共通に接続されるように構成されている。

【0087】

白データ生成手段18は、補正プリント素子30を駆動しない、所謂『白データ』を生成するものであり、データ転送／保持手段20は、白データ生成手段18からのデータと、駆動プリント素子32用の画像データとが合成された搭載プリント素子分のデータをプリントヘッドすなわち各ブロック22へ供給するためのものである。

【0088】

なお、白データ生成手段18及びデータ転送／保持手段20は、出力I/F136に設けることができる。

【0089】

ブロック22-1は、3入力1出力のAND素子24、増幅器26、及びプリント素子28の組み合わせによる回路をそのブロック内に含まれるプリント素子28の個数分だけ備えている。各回路では、AND素子24の出力側が増幅器26を介してプリント素子28に接続されている。AND素子24の第1の入力側にはブロック選択手段12が接続されており、第2の入力側にはイネーブル信号が入力されるように接続されている。また、AND素子24の第3の入力側にはデータ転送／保持手段20が接続されている。

【0090】

なお、ブロック 22-2～22-8 は、ブロック 22-1 と同様の構成のため、説明を省略する。

【0091】

上記のブロック選択手段 12 は、本実施の形態における主走査レジストレーション補正のための主要な構成であり、図 7 に示すように、入力された変更可能な初期値に基づいて自律的かつ周期的にブロックの選択動作を継続する。この選択動作は、外部から停止信号が入力されない限り継続実行される。以下、詳述する。

【0092】

図 8 に示すように、ブロック選択手段 12 は、デコーダ 40 と、ラッチ機能を有するリングカウンタ 42 と、シリアルパラレル変換回路として機能する設定回路 44 と、から構成される。

【0093】

なお、上記デコーダ 40 及びリングカウンタ 42 は、本発明の繰返選択手段に相当する。

【0094】

設定回路 44 には、3 ビットシリアル形式の初期値が入力され、設定回路 44 の出力側は、リングカウンタ 42 の入力側に接続される。設定回路 44 では、初期値として入力された 3 ビットのシリアルデータがパラレル変換されて、そのパラレルデータがリングカウンタ 42 へ出力される。

【0095】

従って、初期値として 3 ビットシリアル形式で入力された 3 ビットのシリアルデータが設定回路 44 においてパラレル変換されて、そのパラレルデータがリングカウンタ 42 へ出力される。

【0096】

リングカウンタ 42 は、入力されるパラレルデータの各々に対応してカウンタ回路 46、47、48 を備えている。カウンタ回路 46～48 の各々にはラッチ a 信号が共通に入力され、カウンタ回路 46 にはクロック a 信号が入力されて、第 1 のカウンタ回路 46 の出力が第 2 のカウンタ回路 47 に入力され、第 2 のカ

ウンタ回路 4 7 の出力が第 3 のカウンタ回路 4 8 に入力されるように接続されている。また、カウンタ回路 4 6、4 7、4 8 の各々の出力側は、デコーダ 4 0 の入力側に接続されている。

【0 0 9 7】

なお、プリンタの通常駆動時において、主走査レジストレーション量及び副走査レジストレーション量は一定値と考えてよいため、設定回路 4 4 にラッチ機能を設け、初期値が再入力されるまで、以前の初期値を保持するのが望ましい。

【0 0 9 8】

図 9 に示すように、カウンタ回路 4 6 は、エッジトリガ型のフリップフロップ素子 5 0 と、データセクタ素子 5 2 と、から構成される。データセクタ素子 5 2 の入力端子 A にはラッチ a 信号が入力されるように接続され、入力端子 B は設置される。データセクタ素子 5 2 の S E L 端子は設定回路 4 4 に接続され、出力端子 Q 1 はフリップフロップ素子 5 0 のプリセット端子 P R に接続され、出力端子 Q 2 はリセット端子 R に接続される。フリップフロップ素子 5 0 の C L K 端子にはクロック a 信号が入力されるように接続され、出力端子 Q はデコーダ 4 0 に接続される。

【0 0 9 9】

データセクタ素子 5 2 は、1 ビット分の初期値に応じて入力端子 A、B の何れかを出力端子 Q 1、Q 2 の何れかに接続する。また、2 入力的一方は常にローレベルとなるよう接地されており、入力端子 A に入力されたラッチは、初期値がローレベルのとき出力端子 Q 2 に出力され、初期値がハイレベルのとき出力端子 Q 1 に出力される。

【0 1 0 0】

フリップフロップ素子 5 0 は、クロック入力前に予めプリセット状態またはリセット状態の何れかに設定される。初期値がローレベルに遷移したときにフリップフロップ素子 5 0 はリセットされ、出力はローレベルとなる。他方、初期値がハイレベルに遷移したときにはフリップフロップ素子 5 0 はプリセットされ、出力はハイレベルとなる。従って、設定回路 4 4 から入力される初期値がそのままリングカウンタ 4 2 のカウンタ出力の初期値となる。

【0101】

なお、カウンタ回路47、48はカウンタ回路46と同様の構成のため、詳細な説明を省略するが、カウンタ回路46の出力端子Qはカウンタ回路47のフリップフロップ素子50に装備されたCLK端子に接続され、カウンタ回路47の出力端子Qはカウンタ回路48のフリップフロップ素子50に装備されたCLK端子に接続される。

【0102】

これによって、設定回路44では、入力される3ビット初期値がそのままカウンタ出力の初期値となり、以後クロック入力にしたがってカウントアップ動作を行う。

【0103】

なお、クロック信号としては、専用信号でもよいし、プリント素子28のイネーブル信号を全ブロック分合成した信号でもよい。入力パッド数を削減するには後者が望ましい。本実施の形態では、プリント素子28のイネーブル信号を全ブロック分合成して生成された信号をクロック信号として用いている。

【0104】

図10に示すように、本実施の形態では、プリント素子28の入力側にはAND素子24が設けられる。なお、図10では増幅器26を省略している。AND素子24の入力は、ブロック選択手段12の所定の1出力と、ブロック選択手段12に輸入されるクロックa信号に一本化されたイネーブル合成信号ENAを出力する合成手段23と、画像データDnを出力する画像データ出力手段21と、に各々接続される。すなわち、実施の形態では、クロックa信号とイネーブル信号とを等価に用いている。他のプリント素子28についても同様である。

【0105】

このように、全ブロック分のイネーブル合成信号ENAをクロックa信号として用いるため、少なくともクロックa信号とブロック選択手段12のブロック選択出力信号との論理積によって所定タイミングのイネーブル合成信号ENAが抽出され、さらに画像データDnに応じて素子番号「n」のプリント素子28が駆動される。

【0106】

なお、上記合成手段23は、本発明の合成手段に相当し、AND素子24は本発明の積演算手段に相当する。

【0107】

次に、本実施の形態におけるプリントヘッド間での主走査レジストレーション補正について説明する。

【0108】

図11に示すように、本実施の形態では、各プリント素子28はブロック数に対する剰余の等しい素子番号を同一ブロックに割り当てた場合を基準として採用する。上記のようにブロック数は8個であるので、例えば素子番号「1」、「9」、「17」、「25」、は何れも8の剰余が1であり、これを第1のブロック22-1に割り当てる。第2乃至第8のブロック22-2～22-8も同様である。

【0109】

駆動プリント素子32の素子数は24個であり、搭載されているプリント素子数の32個より少なくかつブロック数8の3倍に等しい。すなわち各ブロックとも所属するプリント素子数は3つと、均等に割り当てられる。なお、素子番号「1」～「4」、「29」～「32」は補正プリント素子30である。

【0110】

ところで、インクジェット型のプリンタでは、インクの流体振動が駆動プリント素子周辺に影響を及ぼすため、その駆動はインターレース駆動が望ましい。そこで、本実施の形態では、インクジェット型のプリンタをカラープリンタ100として採用した場合を基準として説明する。

【0111】

図12に示すように、ブロック選択手段12に含まれるデコーダ40と、ブロック22との接続関係は、駆動プリント素子32の一端から3つおきに駆動するように、ブロック22-1、22-4、22-7、22-2、22-5、22-8、22-3、22-6の順に接続される。

【0112】

この各プリント素子 28 のブロック割り当てにしたがって、駆動プリント素子の一端、ここでは第 5 のブロック 22-5 が初期値の基準に選ばれ、最初に駆動された後に、第 8 のブロック 22-8 を駆動するという順序で各ブロックが選択される。すなわち、主走査方向では、第 5、第 8、第 3、第 6、第 1、第 4、第 7、第 2 のブロックの順でプリント素子が駆動される。

【0113】

上記基準を基に、マイクロコンピュータ 132 では、各プリントヘッド 10 毎に、図 13 の処理ルーチンが実行される。まず、ステップ 150 では、基準値が読み取られる。

【0114】

この基準値は、カラープリンタ 100 に装備されるプリントヘッド 10 の各々の相互関係を調整、すなわち副走査レジストレーション補正及び主走査レジストレーション補正のための基準値である。この基準値には、プリントヘッド 10 に搭載されたプリント素子 28 の素子数（本実施の形態では、32）、プリント素子 28 とブロックの関係（例えば図 11）、ブロック 22 とブロック選択手段 12（より詳しくはデコーダ 40）との接続関係（例えば図 12）がある。この基準値は、予め記憶されているものとする。

【0115】

次のステップ 152 では、プリントヘッド 10 の副走査レジストレーション補正のためのプリント素子 28 の素子数を読み取る。なお、この補正素子数は、上記基準値で定まる駆動プリント素子 32 の位置関係からの補正素子数でもよく、複数のプリントヘッド 10 のうち基準のプリントヘッド 10 を設定し、その基準プリントヘッド 10 からの補正素子数でもよい。

【0116】

次のステップ 154 では、ブロック選択手段 12 を駆動するブロック選択の順序を規定する初期値を設定し、次のステップ 156 でプリントヘッド 10 へ出力する。この初期値は、補正素子数（すなわち副走査レジストレーション補正）に対応して、主走査レジストレーション補正するために、ブロック選択の順序を変更するためのものである。

【0117】

なお、このステップ154の処理は、本発明の設定手段の機能に相当し、プリントヘッド10の各々に対して異なる初期値を設定することが第1の初期値と第2の初期値を設定することに相当する。

【0118】

次のステップ158では、プリントのための画像データ等を出力する。これにより、プリントヘッド10では、上記初期値に基づいて駆動される。

【0119】

ここで、上記の初期値によるプリントヘッド間での主走査レジストレーション補正についてさらに説明する。なお、ここでは、相対関係の説明を簡単にするため、何れか1色のプリントヘッド10（図2のプリントヘッド10K、10C、10M、10Yの何れか1つ）をプリントヘッド10Aとし、他色のプリントヘッド10をプリントヘッド10Bとした2個のプリントヘッド10について説明する。

【0120】

図14に示すように、プリントヘッドAが上述の基準と一致する構成であり、プリントヘッドBがプリントヘッドBから3素子ずれた位置の相対関係に構成された場合を説明する。すなわち、プリントヘッドAは、上記の関係（図11、図12を参照）では、最初を選択されるブロック（第5のブロック22-5）に所属するプリント素子A（例えば素子番号「13」）から最後を選択されるブロック（第2のブロック22-2）に所属するプリント素子B（例えば素子番号「10」）で描画する。このとき、プリントヘッドBは、本来最後を選択されるべきブロック（第2のブロック22-2）に所属するプリント素子B（例えば素子番号「10」）で描画するべく副走査レジストレーション補正をする場合を説明する。

【0121】

プリントヘッドBは、副走査レジストレーション補正によって、プリント素子間の関係がずれているので、プリントヘッドAと同一の選択順序でブロック22を選択すると、プリントヘッドBのプリント素子Bは、最後を選択され、8プロ

ック分の時差が主走査方向のずれとなる。そこで、本実施の形態では、ブロック 22 を選択する初期値を変更可能に設定している。つまり、初期値を変更している。

【0122】

この場合、具体的には、プリントヘッドBは、図14に示すように、第2、第5、第8、第3、第6、第1、第4、第7のブロックの順でプリント素子が駆動されるべく初期値が設定される（ステップ154の設定）。このように、副走査レジストレーション量に応じて同一ラインを描画するプリント素子が増加した場合にも、初期値を変更することによって主走査レジストレーション補正が可能となる。

【0123】

すなわち、図15に示すように、プリントヘッドAは所定の初期値にしたがって、最初に選択されるブロックに所属するプリント素子Aは用紙P上のラインA上の実線円で示される位置にドットを描画し、最後に選択されるブロックに所属するプリント素子Bは同様にラインB上の実線円で示される位置にドットを描画する。

【0124】

ところが、副走査レジストレーション補正によって、プリントヘッドBでは、ラインA上にドットを描画するプリント素子はプリント素子Bに、ラインB上にドットを描画するプリント素子はプリント素子Cに、それぞれ変更される場合、プリントヘッドAとは異なる初期値を用いることによってプリント素子Bの所属するブロックを最初に選択するようブロック選択順序を変更することが可能となるため、ラインA上に描画されるドット位置は点線円で示される位置になりプリントヘッドAと同一となる。初期値の変更にしたがって最後に選択されるブロックに所属するプリント素子Cについても同様にヘッドAと同一の位置にドットを描画する。なお、図15は理解し易いよう円の大きさを変更しているが、ドット径はプリントヘッドA及びプリントヘッドBともにほぼ同一である。

【0125】

このように、副走査レジストレーション量に応じて同一ラインを描画するプリ

ント素子が増加した場合にも、適切な初期値を用いることによって実線円と点線円とがずれないように制御できる。

【0126】

なお、上記プリント素子28は、発熱素子または圧電素子などの駆動によりインク吐出口からインク液滴を吐出するインクジェットタイプのプリント素子を採用することができる。この他の一例には、記録材料に熱エネルギーを供給するサーマルヘッドなどの発熱素子がある。

【0127】

〔第2実施の形態〕

第1実施の形態では、補正プリント素子30を駆動しないようにするための該当箇所すなわち、白データ生成手段18及びデータ転送／保持手段20をプリントヘッド10外に搭載している。ところで、紙幅プリントヘッドを備えたプリンタでは、膨大な数のプリント素子を高速に駆動する必要がある。そこで、本実施の形態では、外部コントローラの負荷を軽減するために、この『白データ』を生成する機能をプリントヘッドに設けている。

【0128】

なお、本実施の形態は、第1実施の形態と同様の構成のため、同一部分には同一符号を付して詳細な説明を省略する。

【0129】

図16に示すように、本実施の形態に係るプリントヘッド10は、白データ生成手段18及びデータ転送／保持手段20を装備している。これは、外部コントローラの負荷を軽減してプリント素子を高速に駆動するためである。この他の構成は、図1と同様である。

【0130】

すなわち、本実施の形態では、主走査レジストレーション補正のための主要な構成として、図17に示すように、初期値が変更可能なブロック選択手段12と、補正プリント素子を駆動しない所謂『白データ』の生成手段19（白データ生成手段18&データ転送／保持手段20）と、から構成される。

【0131】

白データの生成手段 19 をプリントヘッド 10 に設ける場合、画像データは駆動プリント素子 32 に対応するデータしか入力されないため、駆動プリント素子 32 と補正プリント素子 30 との境界において白データと画像データを絶縁分離する構成が必要である。

【0132】

そこで、本実施の形態では、各プリント素子 28 のブロック割り当て（例えば図 11 を参照）にしたがって、図 18 に示すように、素子番号「24」～「32」に存在する駆動プリント素子 32 のうちの何れか 1 つのプリント素子 28 を一端としてデータ入力端子 200 が接続され、素子番号「1」～「9」に存在する駆動プリント素子 32 のうちの何れか 1 つのプリント素子 28 をもう一端としてデータ出力端子 202 が接続される。ここで、データ出力端子が存在しなくても正しく機能する。

【0133】

以下、生成手段 19 について詳細に説明する。なお、本実施の形態では、素子番号「28」をデータ入力端子に、素子番号「5」をデータ出力端子に、それぞれ接続する場合について説明する。

【0134】

図 19 に示すように、生成手段 19 のデータ入力側は、プリント素子 28 の各々に対応するシフトレジスタ 210 と、シフトレジスタ 210 の各要素間に挿入される計 9 個の切換器 212 と、切換制御手段 214 と、から構成される。なお、図 19 では、シフトレジスタ 210 の各要素内（長方形で図示）にプリント素子 28 の素子番号を表記した。

【0135】

切換器 212 は、2 入力 1 出力の各端子を備えており、各シフトレジスタ 210 要素の入力側に設け、一方の入力端子 212 X は各シフトレジスタ要素の出力側に接続し、他方の入力端子 212 Y はデータ入力端子 200 に接続する。切換器 212 の出力端子 X は各シフトレジスタ要素の入力側に接続する。また、各切換器 212 の制御側は、切換制御手段 214 に接続する。この切換器 212 は、切換制御手段 214 からの制御信号により、出力端子 212 Z と入力端子 212

Yとを導通する接続状態 212 Aと、出力端子 212 Zと入力端子 212 Xとを導通する接続状態 212 Bとの何れかに切り替わる構成となっている。

【0136】

なお、プリントヘッド 10 に搭載されているプリント素子 28 の一端すなわち素子番号「32」のプリント素子 28 に対応するシフトレジスタ要素の入力側に位置する切換器 212 の一方の入力端子 212 Xは接地する。また、ここでは『白データ』をローレベルと規定する。

【0137】

切換制御手段 214 は、3ビット初期値（保持手段 16 から入力される初期値）に応じて、各切換器 212 を接続状態 212 Aまたは 212 Bの何れかに設定し、駆動プリント素子 32 と補正プリント素子 30 との境界、ここでは素子番号「28」と素子番号「29」との間でデータを絶縁分離するよう動作する。

【0138】

次に、生成手段 19 のデータ出力側について説明する。なお、生成手段 19 のデータ出力側の構成は、データ入力側の構成と同様であり、異なる点は、切換器の内部構成である。

【0139】

図 20 に示すように、生成手段 19 のデータ出力側は、シフトレジスタ 210 の各要素間に挿入される計 9 個の切換器 216 を含んでいる。各切換器 216 は、切換器 212 は、2入力2出力の各端子を備えており、各シフトレジスタ要素の出力側に設けられ、一方の入力端子 216 Xは各シフトレジスタ要素の出力側に接続し、他方の入力端子 216 Yは接地する。また、一方の出力端子 216 Zはデータ出力端子 202 に接続し、他方の出力端子 216 Wは各シフトレジスタ要素の入力側に接続する。

【0140】

また、各切換器 216 の制御側は、切換制御手段 214 に接続する。この切換器 216 は、切換制御手段 214 からの制御信号により、出力端子 212 Zと入力端子 212 Yとを導通する接続状態 216 Aと、出力端子 216 Wと入力端子 212 Xとを導通する接続状態 216 Bとの何れかに切り替わる構成となってい

る。

【0141】

なお、プリントヘッド10に搭載されているプリント素子28の一端すなわち素子番号「1」のプリント素子28に対応するシフトレジスタ要素の出力側に位置する切換器216の一方の出力端子216Zは開放する。

【0142】

データ出力側もデータ入力側と同様に、切換制御手段214は、3ビット初期値（保持手段16から入力される初期値）に応じて、各切換器216を接続状態216Aまたは216Bの何れかに設定し、駆動プリント素子32と補正プリント素子30との境界、ここでは素子番号「4」と素子番号「5」との間でデータを絶縁分離するよう動作する。

【0143】

なお、上記各シフトレジスタ要素は、同一のクロック信号（クロックb）で動作するものとする。

【0144】

これによって、生成手段19では、素子番号「32」及び素子番号「4」のプリント素子28に白データを、素子番号「28」に画像データを、それぞれ入力することになる。また、素子番号「4」以前のプリント素子28及び素子番号「29」までのプリント素子28にも白データが入力されることになる。すなわち、シフトレジスタ210の出力側は各ブロック22のAND素子24の入力側に接続されるので（図16参照）、全てのプリント素子28に応じたデータが出力される。

【0145】

ここで、データ長が最長の24個分の駆動プリント素子32の画像データが全て転送される間には白データも同様に転送されるが、駆動プリント素子32と補正プリント素子30との境界は切換器212、216によって絶縁分離されるため、白データが画像データへ混入されることは防止できる。

【0146】

なお、上記生成手段19は、本発明の生成手段に相当する。また、上記シフト

レジスタ 210 が本発明のシフトレジスタに相当し、切換器 212 及び切換器 216 が本発明の切換器に相当し、切換制御手段 214 が本発明の切換制御手段に相当する。

【0147】

〔第3実施の形態〕

第1実施の形態及び第2実施の形態では、一方に主走査しながら駆動プリント素子32及び補正プリント素子30を駆動することで、主走査レジストレーション補正及び副走査レジストレーション補正が可能であった。ところで、一方に主走査したのち逆方向に主走査しながら駆動する双方向の駆動では、同一の初期値を用いると、形成されるドットは主走査方向にずれが生じる。そこで、本実施の形態では、双方向プリントモードを有するカラープリンタ100に本発明を適用した場合を説明する。

【0148】

なお、本実施の形態は、第1実施の形態または第2の実施の形態と同様の構成のため、同一部分には同一符号を付して詳細な説明を省略する。また、以下に説明する座標系及び接続関係などは一例であり、これに限定されるものではない。

【0149】

図22に示すように、本実施の形態における、プリントヘッド10の座標系を定めている。すなわち、往路である第1の主走査の向きを主走査方向X1、復路である第2の主走査の向きを主走査方向X2、副走査の向きを副走査方向Y、プリントヘッド10の基準側を一端のプリント素子28（素子番号「1」）に定めている。また、プリントヘッド10の初期値の基準である一端のプリント素子28は、補正プリント素子30を除く最初の駆動プリント素子32（素子番号「5」）に定めている。

【0150】

また、本実施の形態では、上記実施の形態と同様に、各プリント素子28はブロック数に対する剰余の等しい素子番号を同一ブロックに割り当てた場合を基準とする（図11参照）。また、インクジェット型のプリンタにおけるインターレース駆動を想定して駆動プリント素子32の一端から3つおきに駆動するように

、デコーダ 40 とブロック 22 との接続関係を設定する（図 12 参照）。

【0151】

従って、主走査方向 X1 のとき、第 5、第 8、第 3、第 6、第 1、第 4、第 7、第 2 のブロックの順序でプリント素子が駆動される。この後に、主走査の向きが逆方向の主走査方向 X2 に切り替わった場合、主走査レジストレーション補正をするための駆動順序は、同じく主走査方向 X1 と逆順の第 2、第 7、第 4、第 1、第 6、第 3、第 8、第 5 のブロックの順序になるよう制御する必要がある。

【0152】

この場合、上記実施の形態で説明したように、主走査の向きに対応する初期値を用意して、主走査方向 X1、X2 の各々の方向に対応して初期値を変更することで、主走査レジストレーション補正が可能となる。

【0153】

このように、主走査の向きに応じて異なる 2 つの初期値を切り替えてもよいが、制御が煩雑になる。そこで、本実施の形態では、単一の初期値を用いて、双方向の駆動を可能にするプリントヘッド 10 について説明する。

【0154】

図 21 に示すように、本実施の形態に係るプリントヘッド 10 は、第 1 実施の形態または第 2 実施の形態と同様の構成であり（図 1 または図 16 参照）、異なる点は、ブロック選択手段 12 に加算器 14 を備えていることである。また、本実施の形態では、ブロック選択手段 12 に入力される主走査の向きを表す信号を利用している。このブロック選択手段 12 に入力される主走査の向きを表す信号の入力側は、本発明の方向信号入力手段に相当する。以下、本実施の形態のブロック選択手段 12 を説明する。

【0155】

図 23 に示すように、ブロック選択手段 12 の主要な構成は、前処理部 300 と、主処理部 302 と、後処理部 304 と、を含んでいる。これらの前処理部 300、主処理部 302、及び後処理部 304 は、本発明の正逆選択手段に相当する。

【0156】

前処理部 300 は、保持手段 16 からの初期値及び主走査の向きの 2 つの信号により、主処理部 302 に必要な『真の初期値』を演算して出力する（プリプロセッサ動作）処理部である。主処理部 302 は第 1 実施の形態の構成と同様である（図 8、図 9 参照）。従って、図 23 の基準信号及び停止信号はクロックに共通化される。後処理部 304 は、主走査の向きを表す信号に応じて主処理部 302 から出力されたブロック番号（ブロック選択信号）を加工する処理部である。

【0157】

図 24 に示すように、ブロック選択手段 12 は、設定回路 44 と、加算機能を有する前処理部 300 と、主処理部 302 及び後処理部 304 に相当するラッチ機能を有したカウンタ 332 と、デコーダ 40 と、から構成される。初期値として 3 ビットシリアル形式で入力された 3 ビットのシリアルデータは設定回路 44 においてパラレル変換されて、そのパラレルデータが前処理部 300 へ出力される。

【0158】

前処理部 300 は、インバータ 310、加算器 14、切換器 324 を備えている。インバータ 310、加算器 14、及び切換器 324 の各々は、1 ビットずつすなわち入力されるパラレルデータの各々に対応してインバータ 312、314、316 と、+1 加算器 318、320、322 と、切換器 326、328、330 と、を備えている。

【0159】

インバータ 312 の入力側は、切換器 326 の一方の入力端 326A に接続され、インバータ 312 の出力側は、+1 加算器 318 を介して切換器 326 の他方の入力端 326B に接続される。切換器 326 の出力端 326C は、カウンタ 332 に接続されている。同様に、インバータ 314、316 の入力側は、切換器 328、330 の一方の入力端 328A、330A に接続され、インバータ 314、316 の出力側は、+1 加算器 320、322 を介して切換器 328、330 の他方の入力端 328B、330B に接続される。切換器 328、330 の出力端 328C、330C は、カウンタ 332 に接続されている。また、+1 加算器 318、320、322 は相互に接続されている。

【0160】

切換器 324 には主走査の向きを表す信号が制御側に入力されようように構成されており、信号が主走査方向 X1 を表すときに入力端 326A と出力端 326C とを導通させる接続状態（以下、スルー出力モードという）、信号が主走査方向 X2 を表すときに入力端 326B と出力端 326C とを導通させる接続状態（以下、補数出力モードという）に切り替わる構成となっている。なお、切換器 328、330 も同様に動作するべく構成されている。

【0161】

前処理部 300 では、設定回路 44 から出力された初期値のスルーデータと、インバータ 310 及び加算器 14（+1 加算器 318 等）の組み合わせによって『2 の補数』として生成された初期値（以下、補数初期値という）とが、切換器 324 において、主走査の向きに応じて切り替えられて、カウンタ 332 へ出力される。例えば、初期値は第 1 の主走査方向 X1 に対して定めるとすると、前処理部 300 は、主走査方向 X1 に対して初期値のスルー出力、主走査方向 X2 に対して補数初期値の出力を主処理部 302 に渡す。

【0162】

なお、上記前処理部 300 における初期値のスルーデータを出力する構成は、本発明の正方向順序演算手段の選択順序を求めるための値を出力する構成に相当し、インバータ 310 及び加算器 14（+1 加算器 318 等）の組み合わせにより『2 の補数』を出力する構成は、本発明の逆方向順序演算手段の選択順序を求めるための値を出力する構成に相当し、切換器 324 は、本発明の方向切換器に相当する。

【0163】

本実施の形態では、主処理部 302 および後処理部 304 を分離する構成ではなく、双方向のカウンタ 332 を用いている（後述）。なお、主処理部 302 および後処理部 304 を別個に構成してもよい。

【0164】

カウンタ 332 は、カウンタ回路 46 とほぼ同様の構成であり、入力されるパラレルデータの各々に対応してカウンタ回路 334、336、338 を備えてい

る。カウンタ回路 334～338 の各々にはラッチ a 信号及び主走査の向きを表す信号が共通に inputs され、カウンタ回路 334 にはクロック a 信号が inputs されて、第 1 のカウンタ回路 334 の出力が第 2 のカウンタ回路 336 に inputs され、第 2 のカウンタ回路 336 の出力が第 3 のカウンタ回路 338 に inputs されるように接続されている。また、カウンタ回路 334～338 の各々の出力側は、デコーダ 40 の inputs 側に接続されている。カウンタ 332 は、主走査の向きを表す信号に対応して、カウンタ回路 334～338 の駆動方向が逆転するように構成されている。

【0165】

図 25 に示すように、カウンタ回路 334 は、主処理部 302 と後処理部 304 とから構成されている。主処理部 302 は、カウンタ回路 46 と同様の構成であり（図 9）、エッジトリガ型のフリップフロップ素子 340 と、データセクタ素子 342 と、から構成される。

【0166】

データセクタ素子 342 の inputs 端子 A にはラッチ a 信号が inputs されるように接続され、inputs 端子 B は設置される。データセクタ素子 342 の SEL 端子は前処理部 300 の outputs 端 326 C（切換器 324）に接続され、outputs 端子 Q1 はフリップフロップ素子 340 のプリセット端子 PR に接続され、outputs 端子 Q2 はリセット端子 R に接続される。

【0167】

フリップフロップ素子 340 の CLK 端子にはクロック a 信号が inputs されるように接続され、outputs 端子 Q は、後処理部 304 に含まれるデータセクタ素子 344 の inputs 端子 A に接続され、outputs 端子 Qバーは、データセクタ素子 344 の inputs 端子 B に接続される。データセクタ素子 344 の SEL 端子は主走査の向きを表す信号が inputs されるように接続され、outputs 端子 Q1 はデコーダ 40 に接続される。

【0168】

上記のように、本実施の形態の主処理部 302 及び後処理部 304 の 1 ビット分の構成は、2 個のデータセクタと、エッジトリガ型フリップフロップと、か

らなる。後処理部 304 では、主走査の向きに応じて主処理部 302 の Q 出力または Q バー出力の何れかと Q1 出力とが接続される。例えば、主走査の向きが第 1 の方向（主走査方向 X1）のとき、主処理部 302 の Q 出力が選択されるためカウントアップ動作となり、第 2 の方向（主走査方向 X2）のとき、主処理部の Q バー出力が選択されるためカウントダウン動作となる。

【0169】

次に、本実施の形態におけるブロック選択手段 12 の作動について説明する。

【0170】

まず、主走査の向きが第 1 の方向（主走査方向 X1）の場合を説明する。前処理部 300 では、主走査の向きを表す信号が入力されることで、切換器 324 がスルー出力モード（例えば、入力端 326 A と出力端 326 C が導通）に切り換えられる。

【0171】

ここで、最初に選択するブロックは第 5 のブロック 22-5 であり、第 5 のブロック 22-5 に接続されているデコーダ 40 の出力側は第 4 の出力側（以下、デコーダ出力「4」という）である。このため、初期値は「4」に設定される。この初期値が主処理部 302 へ出力される。

【0172】

これによって、主処理部 302 では、カウンタ回路 334～338 によりカウントアップ動作を継続する。すなわち、初期値「4」に対して「4+0」、「4+1」、「4+2」、の順でカウントする。後処理部 304 では、主処理部 302 の Q 出力を用いてカウントアップする。すなわちデコーダ 40 の出力は、デコーダ出力「4」、「5」、「6」、の順に選択される。これを繰り返すことによって、デコーダ出力は周期的に繰り返した出力となる。

【0173】

従って、第 5、第 8、第 3、第 6、第 1、第 4、第 7、第 2 のブロックの順序でプリント素子 28 が駆動される。

【0174】

次に、主走査の向きが第 2 の方向（主走査方向 X2）の場合を説明する。前処

理部 300 では、主走査の向きを表す信号が入力されることで、切換器 324 が補数出力モード（例えば、入力端 326 B と出力端 326 C が導通）に切り換えられる。

【0175】

ここで、初期値は「4」であるが、インバータ及び+1加算器による補数演算で2の補数『4』が求められる。すなわち、初期値『4（100）』のインバータ出力である反転値『3（011）』に+1加算器により『1（001）』を加算した結果『4（100）』を得ることができる。この初期値の補数が主処理部 302 へ出力される。

【0176】

主処理部 302 では、上記と同様にカウントアップ動作を継続する。すなわち『4』を初期値として『4+0』、『4+1』、『4+2』、の順でカウントする。一方、後処理部 304 では、主走査の向き（主走査方向 X2 に対応）を表す信号が入力されることで、カウントダウン動作に切り換わる。これによって、後処理部 304 では、主処理部 302 の Qバー出力を用いてカウントダウンする。すなわち、デコーダ出力は『3（4の反転）』、『2（5の反転）』、『1（6の反転）』、の順序に選択される。

【0177】

従って、第2、第7、第4、第1、第6、第3、第8、第5のブロックの順序でプリント素子 28 が駆動される。

【0178】

このように、本実施の形態では、第1の主走査の向き（主走査方向 X1）に走査したのち第2の主走査の向き（主走査方向 X2）に走査する双方向モードの駆動に際して、同一の初期値を用いて、主走査方向 X2 のときに主走査方向 X1 と逆の順序でブロック 22 を選択してプリント素子 28 を駆動することができる。従って、双方向モードのプリンタであっても、同一の初期値を用いて、副走査レジストレーション量に応じた主走査レジストレーション補正が可能となる。

【0179】

〔第4実施の形態〕

本実施の形態では、第3実施の形態とは異なる座標系の双方向プリントモードを有するカラープリンタ100に本発明を適用したものである。

【0180】

なお、本実施の形態は、第3の実施の形態と同様の構成のため、同一部分には同一符号を付して詳細な説明を省略する。

【0181】

図26に示すように、本実施の形態における、プリントヘッド10の座標系を定めている。すなわち、本実施の形態ではプリントヘッドを180度回転し、主走査の方向の規定も反転して設定されたものである。副走査方向Yは同一方向であるが、主走査方向X1及び主走査方向X2は第3実施の形態と逆方向であり、プリントヘッド10の基準側を一端のプリント素子28（素子番号「32」）に定めている。また、プリントヘッド10の初期値の基準である一端のプリント素子28は、補正プリント素子30を除く最初の駆動プリント素子32（素子番号「28」）に定めている。

【0182】

図27に示すように、本実施の形態の前処理部300は、インバータ312の出力側は、切換器326の一方の入力端326Aに接続され、インバータ312の入力側は、+1加算器318を介して切換器326の他方の入力端326Bに接続される。同様に、インバータ314、316の出力側は、切換器328、330の一方の入力端328A、330Aに接続され、インバータ314、316の入力側は、+1加算器320、322を介して切換器328、330の他方の入力端328B、330Bに接続される。

【0183】

切換器324には主走査の向きを表す信号が制御側に入力されようように構成されており、信号が主走査方向X2を表すときに入力端326Aと出力端326Cとを導通させる接続状態（以下、反転出力モードという）、信号が主走査方向X1を表すときに入力端326Bと出力端326Cとを導通させる接続状態（以下、加算出力モードという）に切り替わる構成となっている。なお、切換器328、330も同様に動作するべく構成されている。

【 0 1 8 4 】

すなわち、本実施の形態の前処理部 3 0 0 は第 3 実施の形態で初期値を反転して設定回路 4 4 に入力する場合と等価な構成を有する。従って、初期値の反転出力または + 1 加算出力のいずれかが主処理部 3 0 2 に渡されることになる。

【 0 1 8 5 】

設定回路 4 4 に入力される初期値は、駆動プリント素子 3 2 の基準側の一端、すなわち素子番号 2 8 のプリント素子 2 8 の所属する第 4 ブロック 2 2 - 4 を指示するよう定められる。すなわち、第 4 ブロックに接続されるデコーダ出力は「1」であるから（図 1 2）、初期値は「1」に設定される。

【 0 1 8 6 】

次に、プリント素子 2 8 の駆動について説明する。

【 0 1 8 7 】

本実施の形態ではプリントヘッドが 1 8 0 度回転されるため、駆動プリント素子 3 2 の素子番号「2 8」から素子番号「5」まで逆順に駆動すべきである。このため、プリント素子 2 8 について、一端から 3 つおきに駆動されるブロック割り当て（図 1 1）と接続関係（図 1 2）に従うと、主走査方向 X 2 では、第 4、第 1、第 6、第 3、第 8、第 5、第 2、第 7 のブロックの順序でプリント素子 2 8 を駆動する必要がある。

【 0 1 8 8 】

そこで、まず、主走査の向きが第 2 の方向すなわち主走査方向 X 2（第 3 実施の形態の第 1 の主走査の向きである主走査方向 X 1 に等しい）の場合を説明する。前処理部 3 0 0 では、主走査の向きを表す信号が入力されることで、切換器 3 2 4 が反転出力モード（例えば、入力端 3 2 6 A と出力端 3 2 6 C が導通）に切り換えられる。

【 0 1 8 9 】

上述のように、最初に選択するブロックは第 4 のブロック 2 2 - 4 であり、第 4 のブロック 2 2 - 4 に接続されているデコーダ 4 0 の出力側はデコーダ出力「1」である。このため、初期値は「1」に設定される。この初期値の反転値が主処理部 3 0 2 へ出力される。すなわち、前処理部 3 0 0 では、インバータ 3 1 0

を介して初期値の反転出力が出力される。ここでは『1 (001)』の反転『6 (110)』に設定される。

【0190】

これによって、上記と同様に主処理部302では、「6」を初期値として「6 + 0」、「6 + 1」、「6 + 2」、の順序でカウントする。後処理部304では、主処理部302のQバー出力を用いてカウントダウンする。すなわちデコーダ出力は「1 (6の反転)」、「0 (7の反転)」、「7 (0の反転)」、の順に選択される。

【0191】

従って、第4、第1、第6、第3、第8、第5、第2、第7のブロックの順序でプリント素子28が駆動される。

【0192】

一方、主走査の向きが第1の方向すなわち主走査方向X1 (第3実施の形態の第2の主走査の向きである主走査方向X2に等しい) の場合、前処理部300では、主走査の向きを表す信号が入力されることで、切換器324が加算出力モード (例えば、入力端326Bと出力端326Cが導通) に切り換えられる。

【0193】

ここで、初期値は「1」であり、+1加算器による演算で『2』が求められる。すなわち、初期値『1 (001)』に+1加算器により『1 (001)』を加算した結果『2 (010)』を得ることができる。この初期値の加算数が主処理部302へ出力される。

【0194】

主処理部302では、上記と同様にカウントアップ動作を継続する。すなわち『2』を初期値として『2 + 0』、『2 + 1』、『2 + 2』、の順でカウントする。一方、後処理部304では、主走査の向き (主走査方向X1に対応) を表す信号が入力されることで、カウントアップ動作に切り換わる。これによって、後処理部304では、主処理部302のQ出力を用いてカウントアップする。すなわち、デコーダ出力は『2』、『3』、『4』、の順序に選択される。

【0195】

従って、第7、第2、第5、第8、第3、第6、第1、第4のブロックの順序でプリント素子28が駆動される。

【0196】

このように、本実施の形態では、反転された座標系のプリントヘッド10を用いて走査する双方向モードの駆動に際して、同一の初期値を用いて、主走査方向X2のときに主走査方向X1と逆の順序でブロック22を選択してプリント素子28を駆動することができる。従って、双方向モードのプリンタであっても、座標系に関与することなく、同一の初期値を用いて、副走査レジストレーション量に応じた主走査レジストレーション補正が可能となる。

【0197】

なお、本実施の形態では、異なる座標系の双方向プリントモードを有するカラープリンタ100に本発明を適用するため、前処理部300の構成を変更した場合を説明したが、図28に示すように、駆動プリント素子32に含まれるプリント素子28の接続関係を再割当することによって上記と同様の効果を得ることができる。

【0198】

すなわち、図28に示すように、ブロック選択手段12によるブロック選択順序をブロックの大きさ順として、そのブロック選択の順序と、プリント素子28の相対素子番号とを予め定める。なお、図28では選択順序の欄に主走査の絶対的な向きを示した。すなわち、選択順序は一方向、及び双方向の対応を表しており、双方向の場合、往路に対して復路の場合に選択順序を逆順にする必要があるため、逆方向の選択順序を「()」内に示した。

【0199】

例えば、上記第3実施の形態では、プリント素子28の素子番号「5」、「6」、「7」、…、「28」が駆動プリント素子32に対応するので、相対素子番号*1、*2、*3、…、*24に対応させる。

【0200】

そして、本第4実施の形態では、プリント素子28の素子番号「28」、「27」、「26」、…、「5」が駆動プリント素子32に対応するので、相対素子

番号*1、*2、*3、…、*24に対応させる（図28の再割当）。

【0201】

従って、各プリント素子28の選択順序はともに同一になるため、プリントヘッド10が180度回転しても記録媒体（用紙P）上のドット位置は変化しない。

【0202】

〔第5実施の形態〕

本実施の形態は、第1実施の形態乃至第4の実施の形態の何れかの形態を適用することができ、上記実施の形態と同様の構成のため、同一部分には同一符号を付して詳細な説明を省略する。

【0203】

なお、本実施の形態では、副走査レジストレーション補正量は、プリントヘッド10Aがゼロ、プリントヘッド10Bがマイナス1素子分、とそれぞれ異なる場合を一例に説明する。この場合、プリントヘッド10Aの駆動プリント素子は素子番号「5」～「28」となり、プリントヘッド10Bの駆動プリント素子は素子番号「4」～「27」となる。

【0204】

上記実施の形態では、プリントヘッド10についてプリント素子28の配列方向がほぼ並行で相対位置関係がほぼ一致するように配置して、単一のプリントバンドwpを得る場合を想定した（図6参照）。この場合には、プリントヘッド10におけるプリント素子28の素子数によってプリントバンドwpが制限される。

【0205】

そこで、図29に示すように、本実施の形態では、単一のプリントバンドwpを広げるために、プリントヘッド10を相対的に副走査方向にずらして配置する千鳥配置を採用する。

【0206】

ところが、プリントヘッド10を千鳥配置して駆動する場合、複数のプリントヘッド10によって単一のプリントバンドwpを構成するため、記録媒体上の副

走査方向におけるドット位置の周期性がヘッド境界で失われる懸念がある（図 30 参照）。この周期性の乱れが発生すると、主走査方向にすじ状の画像障害として視認される場合がある。

【0207】

そこで、本実施の形態では、搭載されるプリント素子 28 の素子数より少なくかつブロック数の整数倍に等しいプリント素子 28 を、駆動プリント素子 32 に予め設定する。

【0208】

このように、駆動プリント素子 32 の素子数をブロック数の整数倍に等しい数に設定することによって、プリントヘッド 10 A 及びプリントヘッド 10 B の各々について周期性が同一となり、各プリントヘッド 10 に対するドット位置の周期性がヘッド内で完結するため、図 31 に示すように、ドット位置の周期性の乱れは防止できる。

【0209】

上記設定後は、上記実施の形態と同様に各プリントヘッド 10 の初期値を設定し、駆動する。

【0210】

例えば、プリントヘッド 10 A の初期値として、第 5 ブロックが最初に選択されるように設定し、第 5、第 8、第 3、第 6、第 1、第 4、第 7、第 2 のブロック 22 の選択順序で駆動する。また、この逆の順序で駆動する。一方、プリントヘッド 10 B では、初期値として、第 4 ブロックが最初に選択されるように設定し、第 4、第 7、第 2、第 5、第 8、第 3、第 6、第 1 のブロック 22 の選択順序で駆動する。また、この逆の順序で駆動する。

【0211】

なお、上述のように、駆動プリント素子 32 に含まれるプリント素子 28 の接続関係を再割当（図 28 参照）することによって上記と同様の効果を得ることができる。

【0212】

例えば、プリントヘッド 10 A について、プリント素子 28 の素子番号「5」

、「6」、「7」、…、「28」が駆動プリント素子32に対応するので、相対素子番号*1、*2、*3、…、*24に対応させる。そして、プリントヘッド10について、プリント素子28の素子番号「4」、「5」、「6」、…、「27」が駆動プリント素子32に対応するので、相対素子番号*1、*2、*3、…、*24に対応させる。

【0213】

これによって、各プリント素子28の選択順序はヘッド間で同一になるため、副走査レジストレーション量に関係なくドット位置の周期性は保たれる。

【0214】

〔第6実施の形態〕

本実施の形態は、第3実施の形態乃至第5の実施の形態を適用することができ、上記実施の形態と同様の構成のため、同一部分には同一符号を付して詳細な説明を省略する。

【0215】

なお、本実施の形態では、副走査レジストレーション補正量は、プリントヘッド10Aがゼロ、プリントヘッド10Bがマイナス1素子分、とそれぞれ異なる場合を一例に説明する。この場合、プリントヘッド10Aの駆動プリント素子は素子番号「5」～「28」となり、プリントヘッド10Bの駆動プリント素子は素子番号「4」～「27」となる。

【0216】

上記実施の形態では、プリントヘッド10についてプリント素子28の配列方向がほぼ並行でプリント素子28の素子番号の配列方向がほぼ一致するように配置する場合を想定した（図6及び図29参照）。ところで、複数のプリントヘッド10を搭載する場合、プリントヘッド10から引き出されるリード線などの接続線の取り回しの容易性などの観点から、互いのプリントヘッド10を向き合うように配置することが好ましい。

【0217】

そこで、図32に示すように、本実施の形態では、プリントヘッド10A及びプリントヘッド10Bを、素子番号の配列方向が逆方向すなわち互いのプリント

ヘッド 1 0 を向き合うように配置している。

【 0 2 1 8 】

すなわち、図 3 2 左欄の配置の場合、プリントヘッド 1 0 A は、上記第 3 実施の形態と同様にプリント素子 2 8 を選択すればよく、プリントヘッド 1 0 B は第 4 実施の形態と同様にプリント素子 2 8 を選択すればよい。

【 0 2 1 9 】

例えば、プリントヘッド 1 0 A が上記第 3 実施の形態の向きであるとき、その初期値は、第 5 ブロックが最初を選択されるように設定し、第 5、第 8、第 3、第 6、第 1、第 4、第 7、第 2 のブロック 2 2 の選択順序で駆動する。

【 0 2 2 0 】

一方、プリントヘッド 1 0 B が上記第 3 実施の形態の逆向き（第 4 実施の形態と同様の向き）であるときは、駆動プリント素子 3 2 の一端すなわち素子番号「2 7」のプリント素子 2 8 が所属するブロックを最初を選択する必要がある。より具体的には、選択順序を第 3、第 8、第 5、第 2、第 7、第 4、第 1、第 6 の順序とする必要がある。

【 0 2 2 1 】

従って、設定回路 4 4 に入力する初期値は、その逆順となり、第 6 ブロックに接続されるデコーダ出力に等しい「7」である。そして、前処理部 3 0 0 から主処理部 3 0 2 へ渡される値は、「7（1 1 1）」の 2 の補数に等しい『1』となる。

【 0 2 2 2 】

また、プリントヘッド 1 0 A が上記第 3 実施の形態の逆向き（第 4 実施の形態と同様の向き）であるとき、その初期値は、第 2 ブロックが最初を選択されるように設定し駆動する。

【 0 2 2 3 】

この場合、プリントヘッド 1 0 B が上記第 3 実施の形態の向きであるときは、その初期値は第 3 ブロックに接続されるデコーダ出力に等しい「6」である。そして、前処理部 3 0 0 から主処理部 3 0 2 へ渡される値は、「6（1 1 0）」の反転に等しい『1』となる。

【0224】

なお、主走査の絶対的な向きに対して主処理部302以降の動作は第3実施の形態3および第4実施の形態と同様のため、いずれを用いても所望の順に選択順序を定めることができる。また、本実施の形態を第5実施の形態に適用可能であることは勿論である。

【0225】**〔第7実施の形態〕**

本実施の形態は、上記実施の形態を組み合わせることにより、規模の大きなプリントヘッドを構築することができる。以下、その組み合わせを説明する。

【0226】

図33には、プリント素子28の配列方向に複数のプリントヘッド10A1、A2を離間して設けたプリントヘッド体11Aと、同様の他のプリントヘッド体11Bとを、相対的に副走査方向にずらした千鳥状に配置した一例を示した。図33(A)は、プリント素子28の配列方向が同一ものであり、図33(B)は、プリントヘッド体の間でプリント素子28の配列方向が異なるものである。

【0227】

図33(A)の例では、プリントヘッド10A1とプリントヘッド10B1との関係、プリントヘッド10B1とプリントヘッド10A2との関係、プリントヘッド10A2とプリントヘッド10B2との関係が、第5実施の形態で説明したプリントヘッド10の配置関係にある。

【0228】

図33(B)の例では、プリントヘッド10A1とプリントヘッド10B1との関係、プリントヘッド10B1とプリントヘッド10A2との関係、プリントヘッド10A2とプリントヘッド10B2との関係が、第6実施の形態で説明したプリントヘッド10の配置関係にある。

【0229】

図34には、プリント素子28の配列方向にほぼ平行に複数のプリントヘッド10A1、A2を互い違いに設けたプリントヘッド体11Aと、同様の他のプリントヘッド体11Bとを、副走査方向の相対位置関係がほぼ一致して配置した一

例を示した。図34（A）は、プリント素子28の配列方向が同一のものであり、図34（B）は、プリントヘッド体の中でプリント素子28の配列方向が異なるものである。

【0230】

図34（A）では、プリントヘッド体11Aとプリントヘッド体11Bとの関係が第1乃至第5実施の形態で説明したプリントヘッド10の配置関係にあり、図34（B）では、プリントヘッド体11Aとプリントヘッド体11Bとの関係が第6実施の形態で説明したプリントヘッド10の配置関係にある。また、各プリントヘッド体内のプリントヘッドの関係は、第5実施の形態で説明した関係にある。

【0231】

図35には、プリント素子28の配列方向にほぼ平行で互いに異なる方向に複数のプリントヘッド10A1、A2を互い違いに設けたプリントヘッド体11Aと、同様の他のプリントヘッド体11Bとを、副走査方向の相対位置関係がほぼ一致して配置した一例を示した。図35（A）は、プリントヘッド体11A、11Bの各々で同一のプリントヘッド配置を採用したものであり、図35（B）は、異なる配置を採用したものである。

【0232】

図35（A）では、プリントヘッド体11Aとプリントヘッド体11Bとにおけるプリントヘッド10A1とプリントヘッド10A2との関係、プリントヘッド10B1とプリントヘッド10B2との関係が第6実施の形態で説明したプリントヘッド10の配置関係にあり、図34（B）では、プリントヘッド体11Bについて各プリントヘッド10を反転した配置関係にある。

【0233】

このように、複数のプリントヘッドでプリントヘッド体を構成した場合、上記実施の形態を適用することによって、記録媒体上の副走査方向に対するドット位置の周期性は保たれるため、プリントヘッド体自身を1個のプリントヘッドと見なすことができる。

【0234】

従って、これまでに説明した実施例で想定したプリントヘッド配置をすべて含み、これらを 1 単位として再帰的にヘッド体を組み合わせ、さらに規模の大きなプリントヘッド体を構成した場合にも本発明は容易に適用することができる。

【 0 2 3 5 】

【発明の効果】

以上説明したように本発明によれば、複数のブロックに分割された複数の記録素子をブロック毎に駆動するために、選択手段によって入力手段に入力されたブロックの選択順序の初期値により定まる選択順序で記録素子の各々を駆動するためのブロックを選択することができるので、記録素子の選択順序を定めるブロック選択の順序を容易に変更できる、という効果がある。

【図面の簡単な説明】

【図 1】 本発明の第 1 実施形態に係るプリントヘッド周辺の概略構成を示すブロック図である。

【図 2】 本発明のプリントヘッドが適用可能なカラープリンタの一構成例を示す斜視図である。

【図 3】 本発明のプリントヘッドが適用可能なカラープリンタにおけるプリントヘッドの位置関係及び走査方向を示す概念図である。

【図 4】 本発明のプリントヘッドが適用可能なカラープリンタの接続関係を示す概念ブロック図である。

【図 5】 本発明が適用可能なプリントヘッドのプリント素子の配置を示す構成図である。

【図 6】 第 1 実施形態に係る複数のプリントヘッドの位置関係を示す概念図である。

【図 7】 第 1 実施形態に係るブロック選択手段を説明するための説明図である。

【図 8】 第 1 実施形態に係るブロック選択手段の一構成例を示すブロック図である。

【図 9】 第 1 実施形態に係るブロック選択手段のリングカウンタに含まれるカウンタ回路の一構成例を示すブロック図である。

【図 10】 第 1 実施形態に係るプリント素子周辺の一構成例を示すブロック図である。

【図 11】 第 1 実施形態に係るブロックとプリント素子との対応関係を示す割当図である。

【図 12】 第 1 実施形態に係るブロック選択手段におけるブロックとデコーダとの対応関係を示す接続図である。

【図 13】 本発明のプリントヘッドが適用可能なカラープリンタにおいて実行される処理の流れを示すフローチャートである。

【図 14】 第 1 実施形態における、複数のプリントヘッドによる主走査レジストレーション補正の説明図である。

【図 15】 第 1 実施形態における、複数のプリントヘッドによる主走査レジストレーション補正についてドットに着目した説明図である。

【図 16】 本発明の第 2 実施形態に係るプリントヘッド周辺の概略構成を示すブロック図である。

【図 17】 第 2 実施形態に係るブロック選択手段を説明するための説明図である。

【図 18】 第 2 実施形態に係る生成手段の作動を説明するための説明図である。

【図 19】 第 2 実施形態に係る生成手段のデータ入力側の一構成例を示す概念図である。

【図 20】 第 2 実施形態に係る生成手段のデータ出力側の一構成例を示す概念図である。

【図 21】 本発明の第 3 実施形態に係るプリントヘッド周辺の概略構成を示すブロック図である。

【図 22】 第 3 実施形態におけるプリントヘッドの位置関係及び走査方向を示す概念図である。

【図 23】 第 3 実施形態におけるブロック選択手段の概念構成を示すブロック図である。

【図 24】 第 3 実施形態におけるブロック選択手段の一構成例を示す概念

図である。

【図 25】 ブロック選択手段の一構成例に含まれるカウンタ内のカウンタ回路の一例を示す概念図である。

【図 26】 本発明の第 4 実施形態に係るプリントヘッドの位置関係及び走査方向を示す概念図である。

【図 27】 第 4 実施形態における前処理部の一構成例を示す概念図である。

【図 28】 第 4 実施形態において、駆動プリント素子の接続関係を再割り当てることを説明するための割り当て図である。

【図 29】 本発明の第 5 実施形態に係るプリントヘッドの位置関係を示す概念図である。

【図 30】 第 5 実施形態において記録媒体上の副走査方向におけるドット位置の周期性がヘッド境界で失われることの説明図である。

【図 31】 第 5 実施形態において記録媒体上の副走査方向におけるドット位置の周期性が維持されることの説明図である。

【図 32】 本発明の第 6 実施形態に係るプリントヘッドの位置関係を示す概念図である。

【図 33】 本発明の第 7 実施形態に係る、第 1 のプリントヘッドの位置関係を示す概念図である。

【図 34】 本発明の第 7 実施形態に係る、第 2 のプリントヘッドの位置関係を示す概念図である。

【図 35】 本発明の第 7 実施形態に係る、第 3 のプリントヘッドの位置関係を示す概念図である。

【図 36】 従来の複数のプリントヘッドにおける、主走査方向のドットに着目した概念図である。

【符号の説明】

E N A…イネーブル合成信号

P…用紙

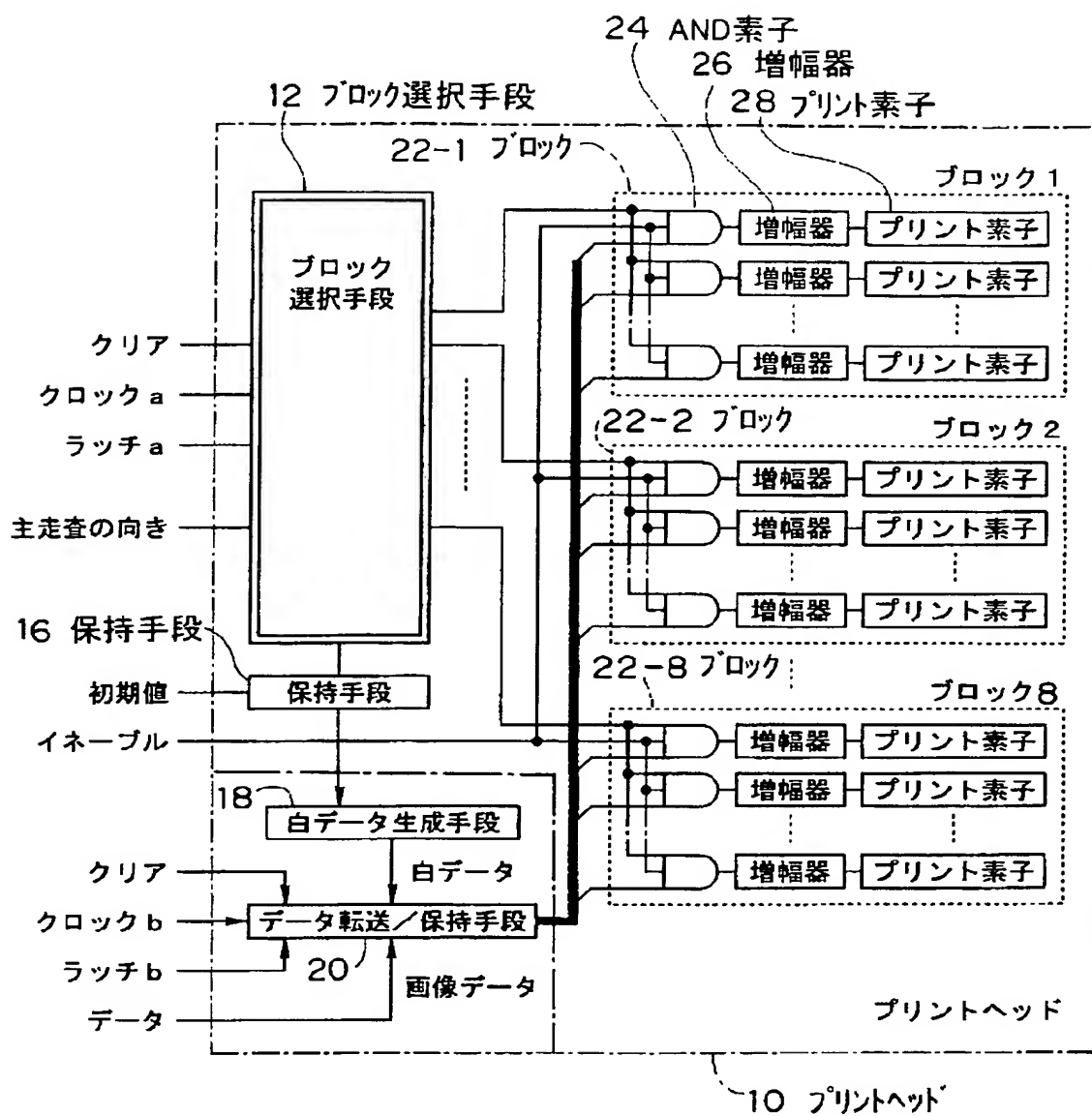
w p…プリントバンド

1 0 … プリントヘッド
1 0 A … プリントヘッド
1 0 B … プリントヘッド
1 2 … ブロック選択手段
1 4 … 加算器
1 6 … 保持手段
1 9 … 生成手段
2 2 - 1 ~ 2 2 - 8 … ブロック
2 4 … A N D 素子
2 6 … 増幅器
2 8 … プリント素子
3 0 … 補正プリント素子
3 2 … 駆動プリント素子

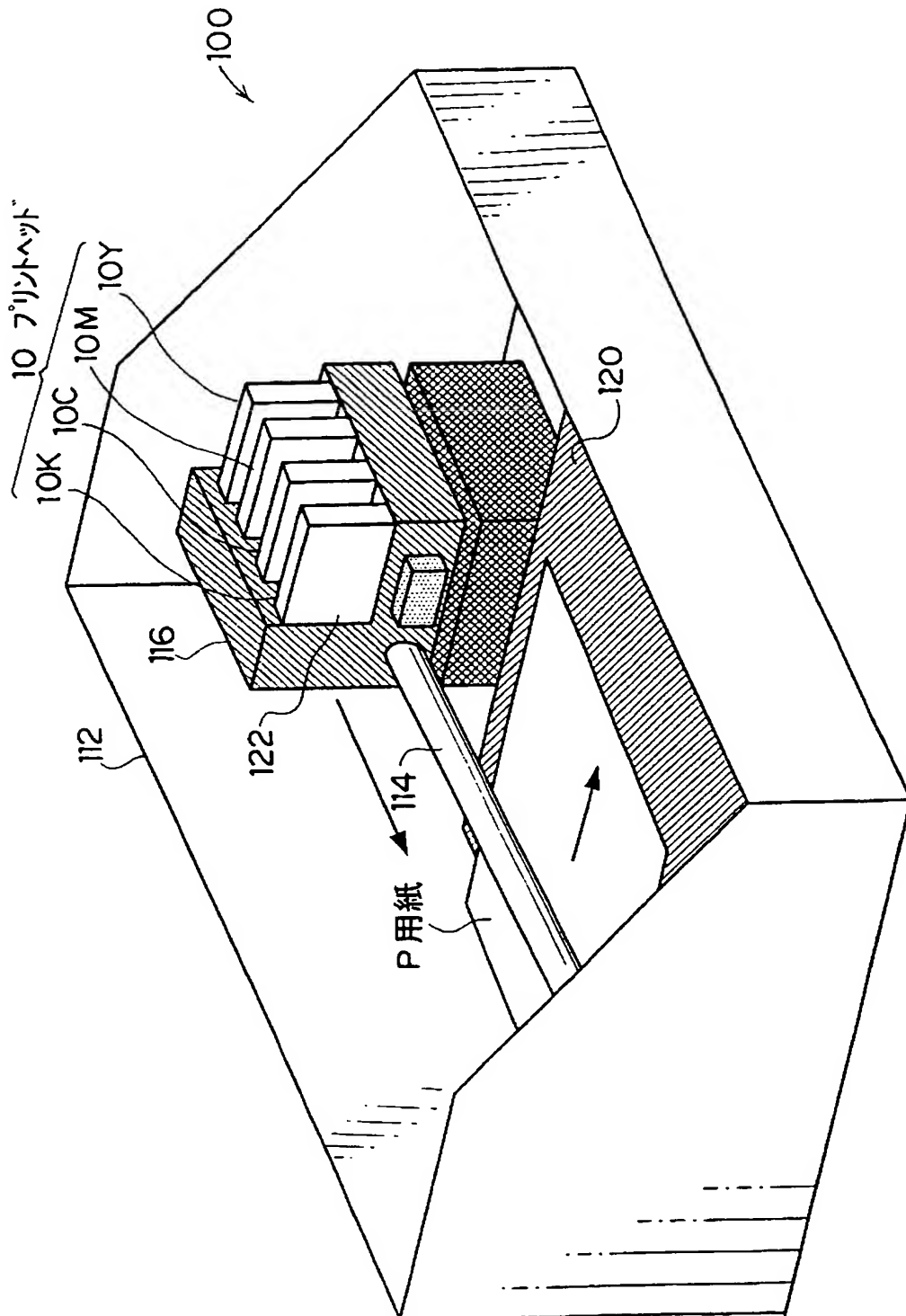
【書類名】

図面

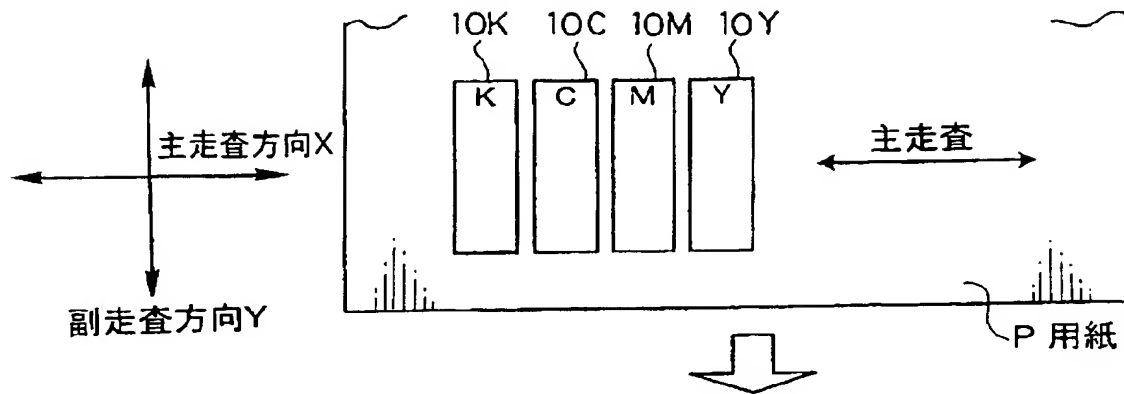
【図 1】



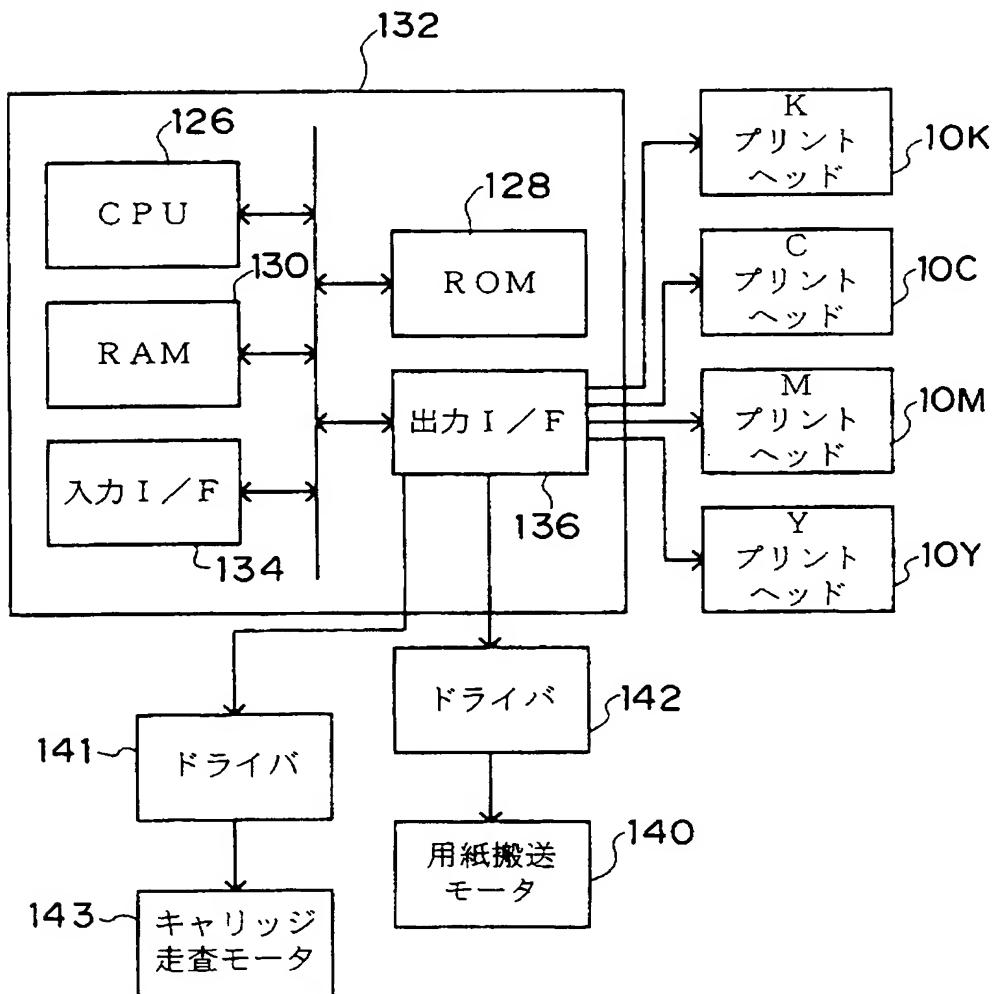
【図 2】



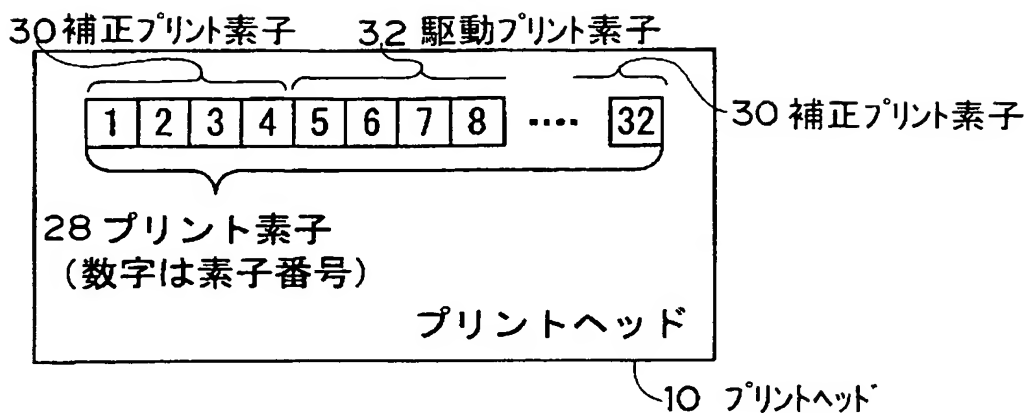
【図 3】



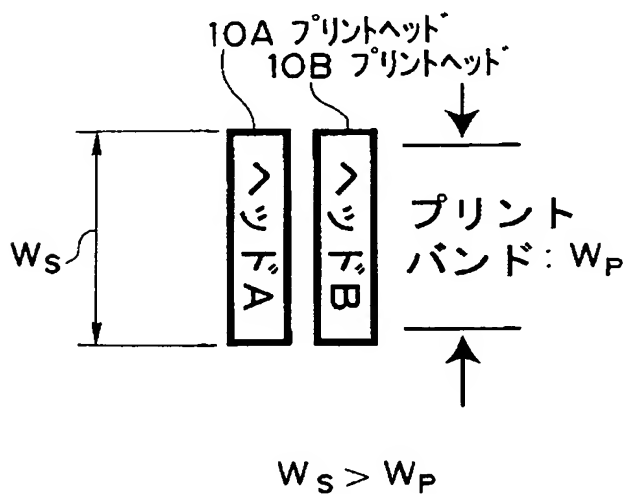
【図 4】



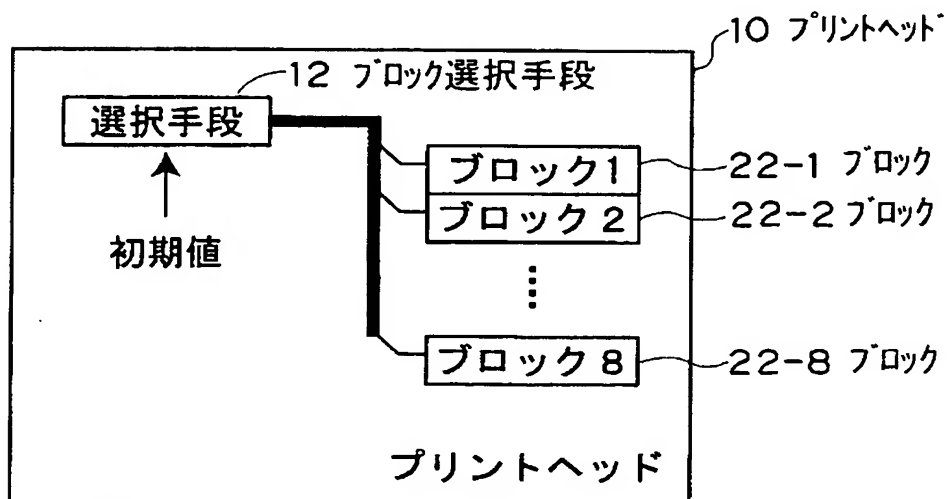
【図 5】



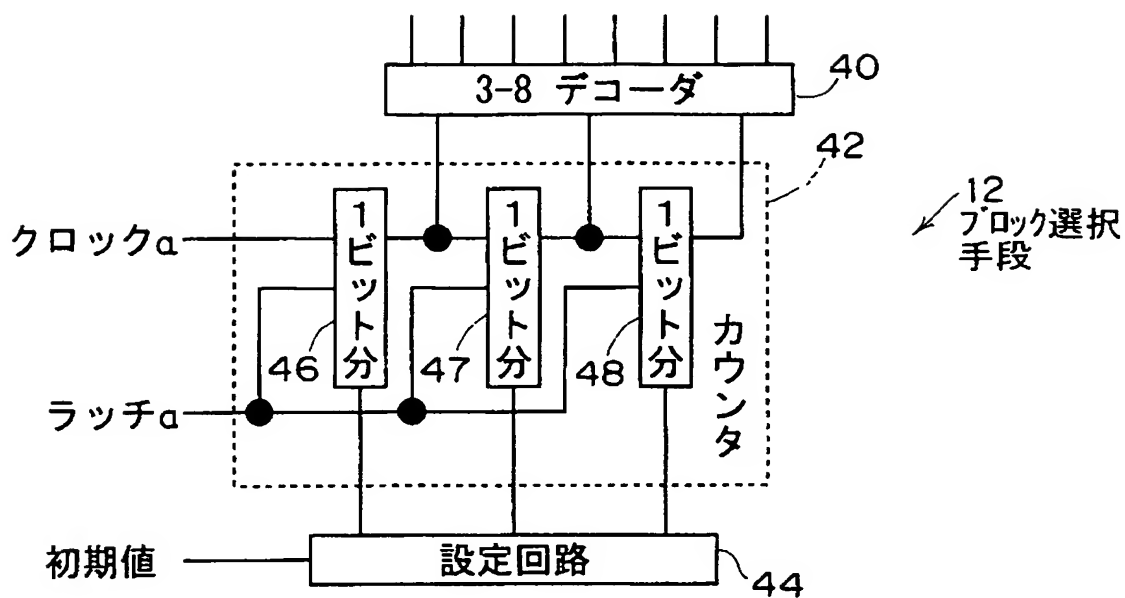
【図 6】



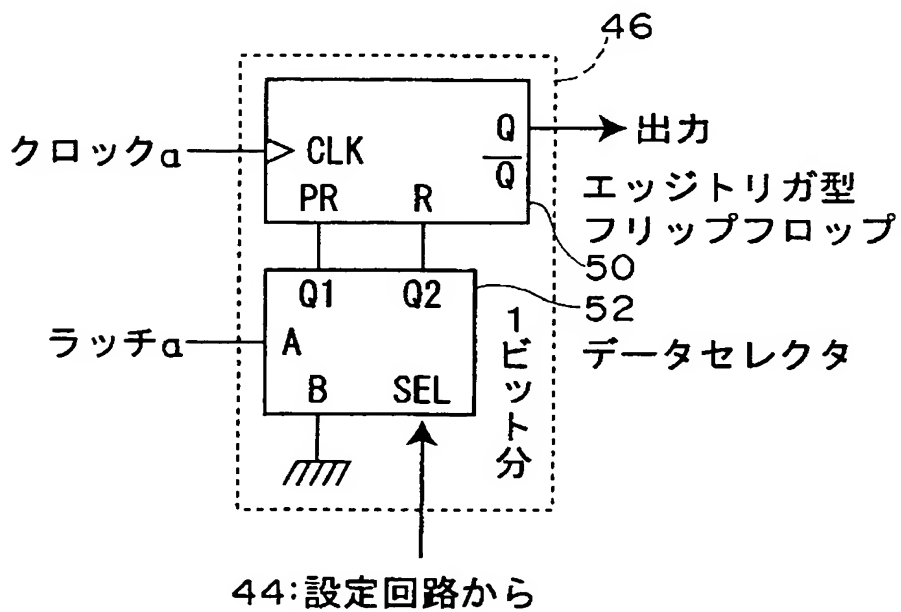
【図 7】



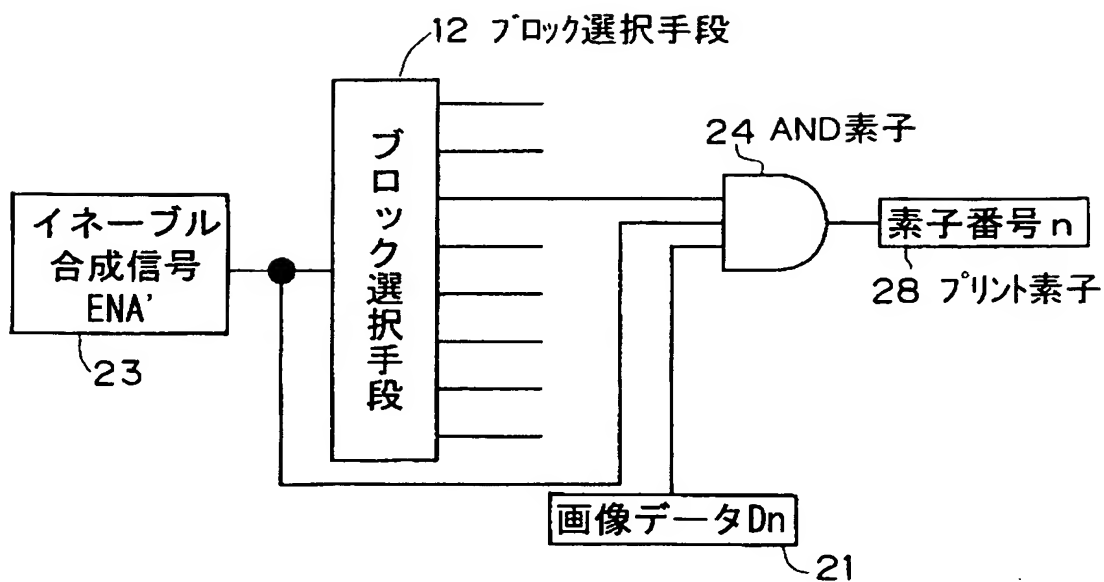
【図 8】



【図 9】



【図 10】



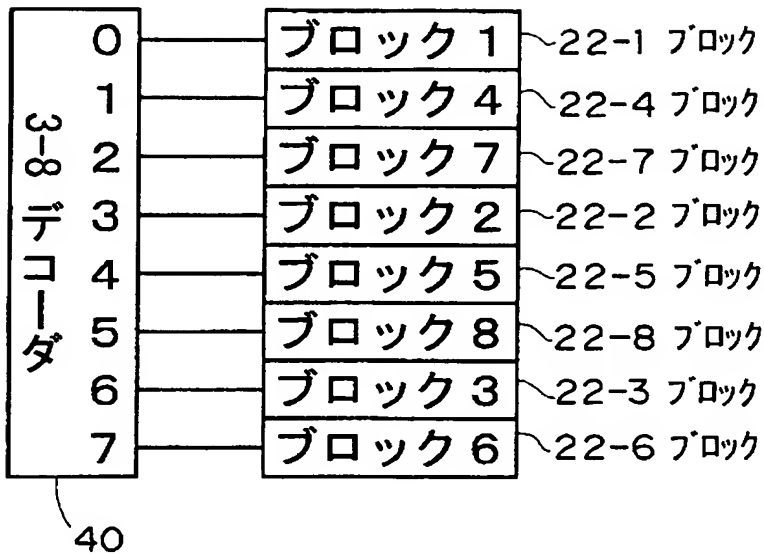
【図 11】

各プリント素子のブロック割り当て

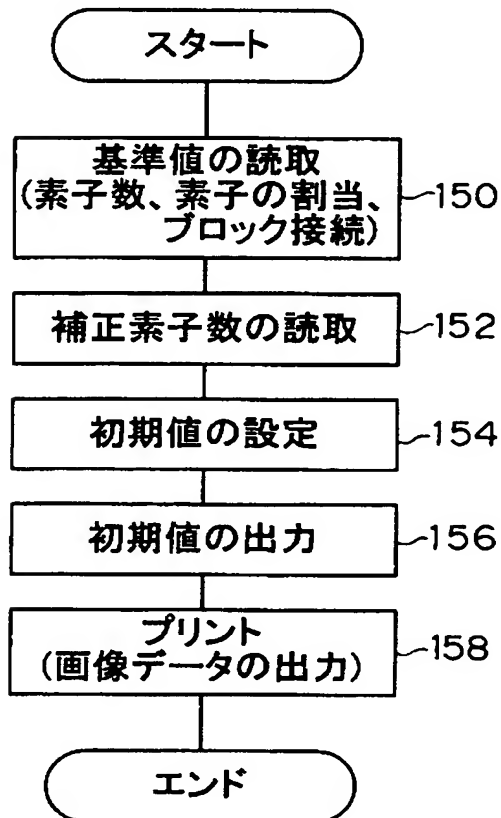
ブロック番号	割り当て素子番号
1	1, 9, 17, 25
2	2, 10, 18, 26
3	3, 11, 19, 27
4	4, 12, 20, 28
5	5, 13, 21, 29
6	6, 14, 22, 30
7	7, 15, 23, 31
8	8, 16, 24, 32

【図 12】

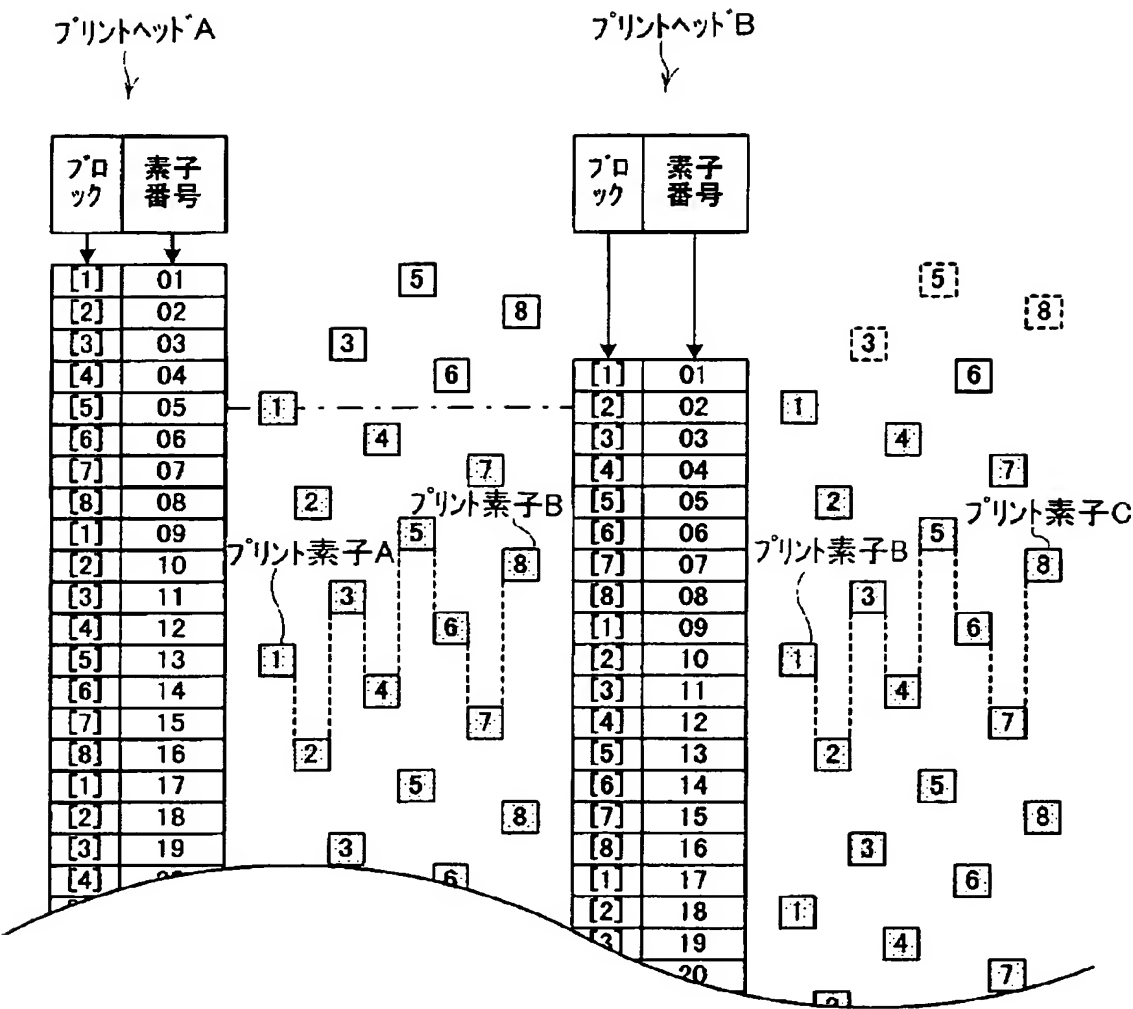
選択手段とブロックとの接続



【図 13】

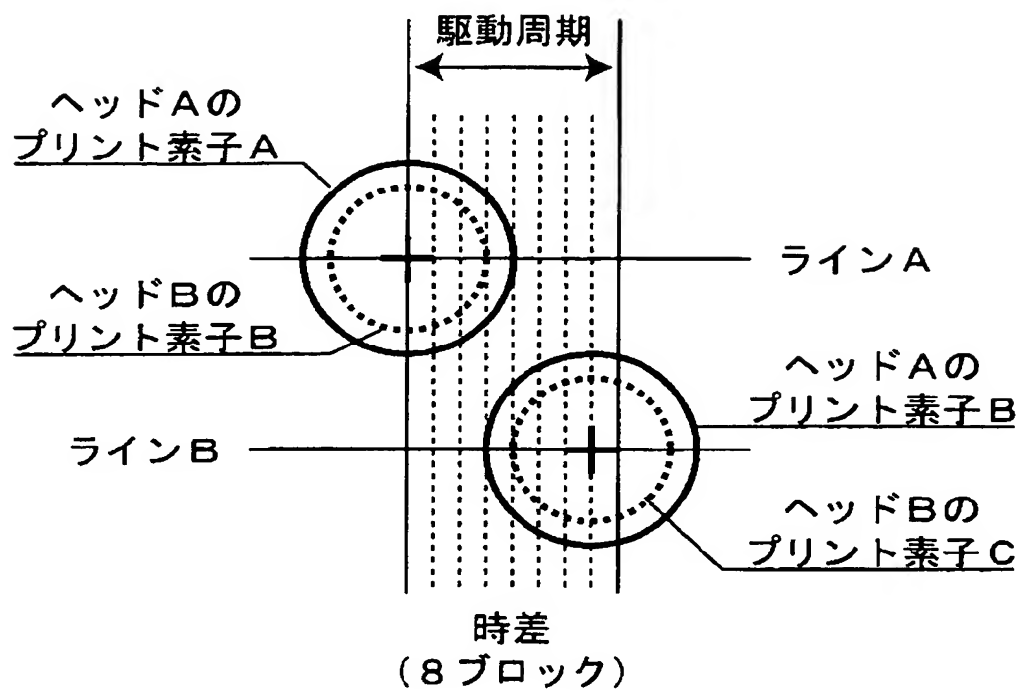


【図 14】

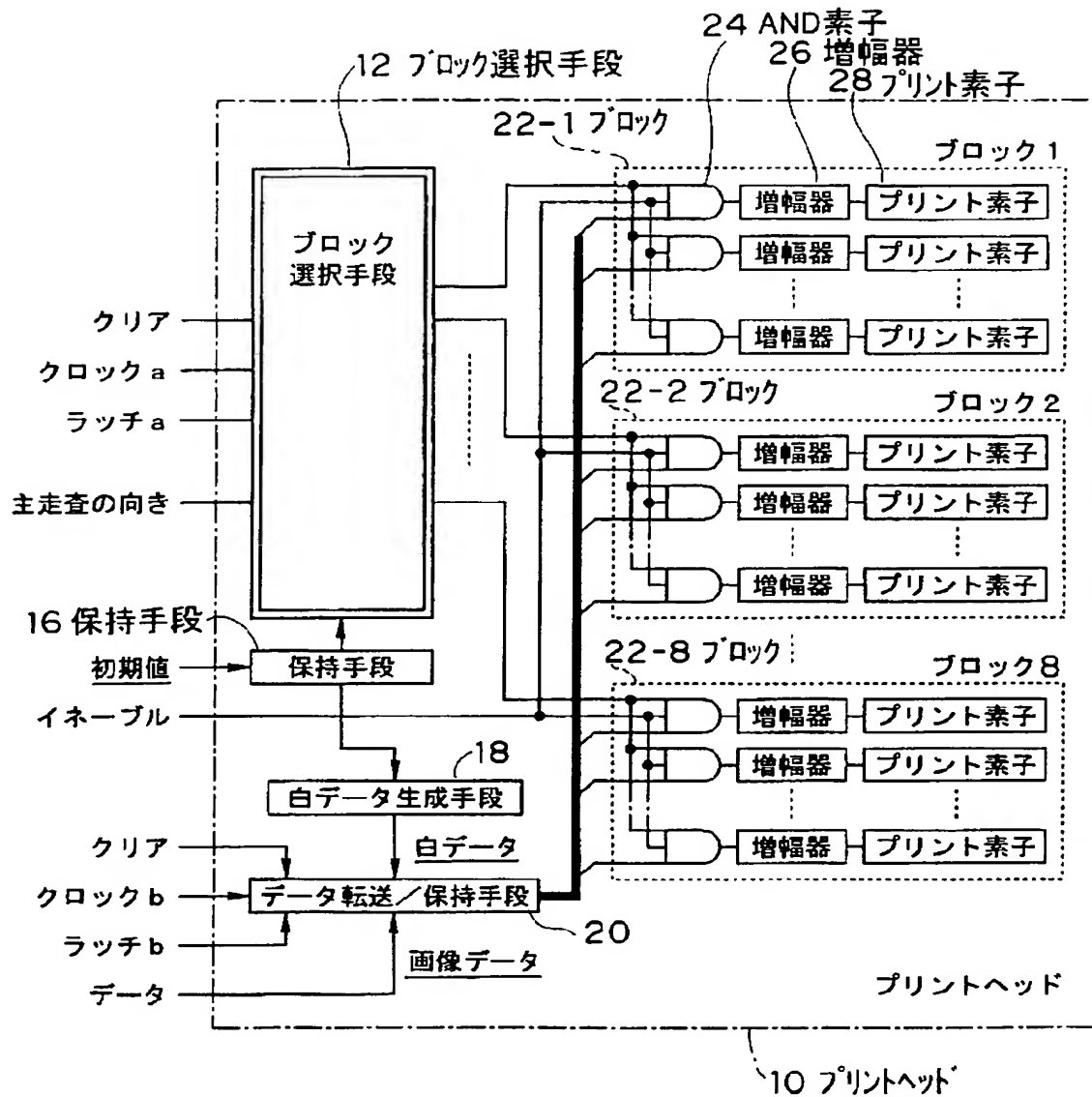


【図 15】

プリントヘッド間での主走査レジストレーション補正

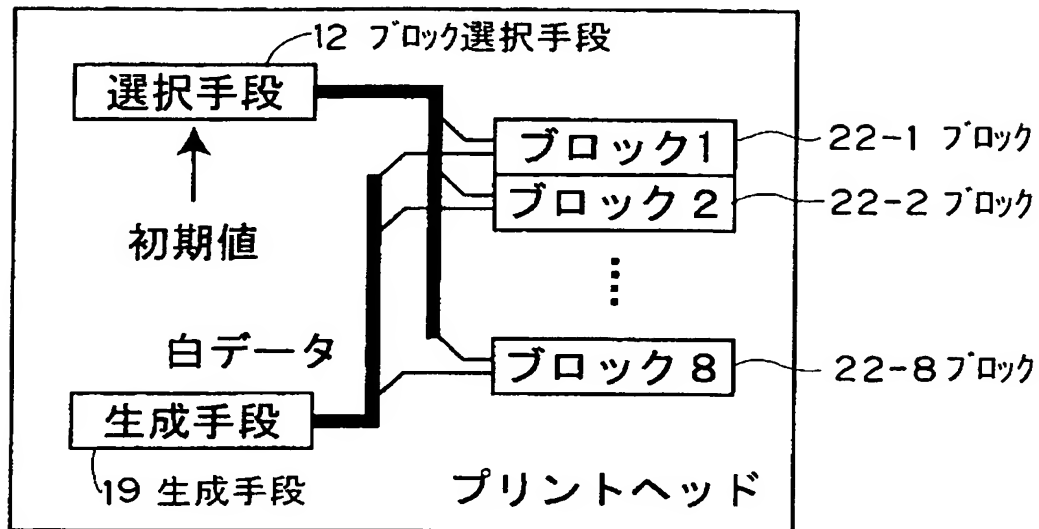


【図16】



【図 17】

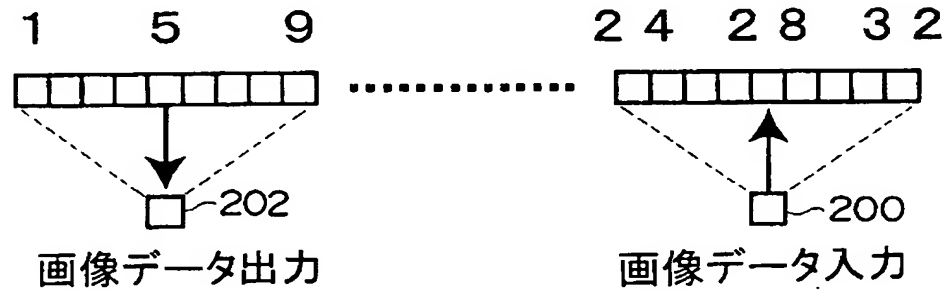
主走査レジストレーション補正のための主要な構成



【図 18】

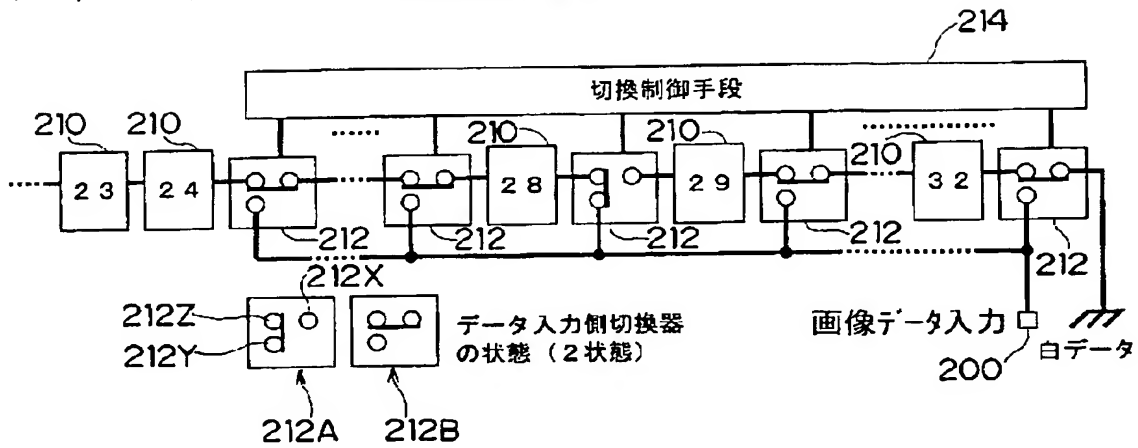
データ生成手段の概念

素子番号



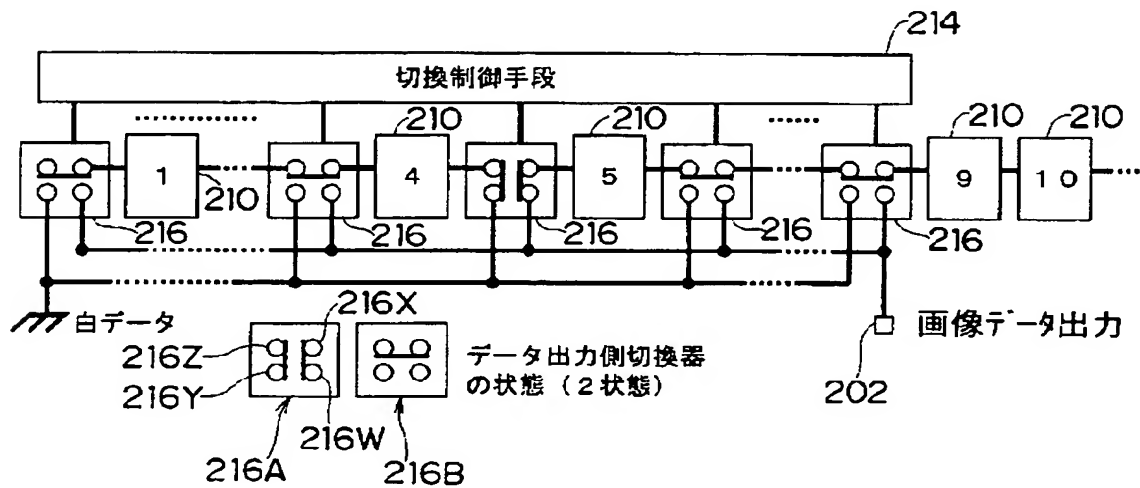
【図 19】

シフトレジスタによるデータ生成手段の構成（データ入力側）

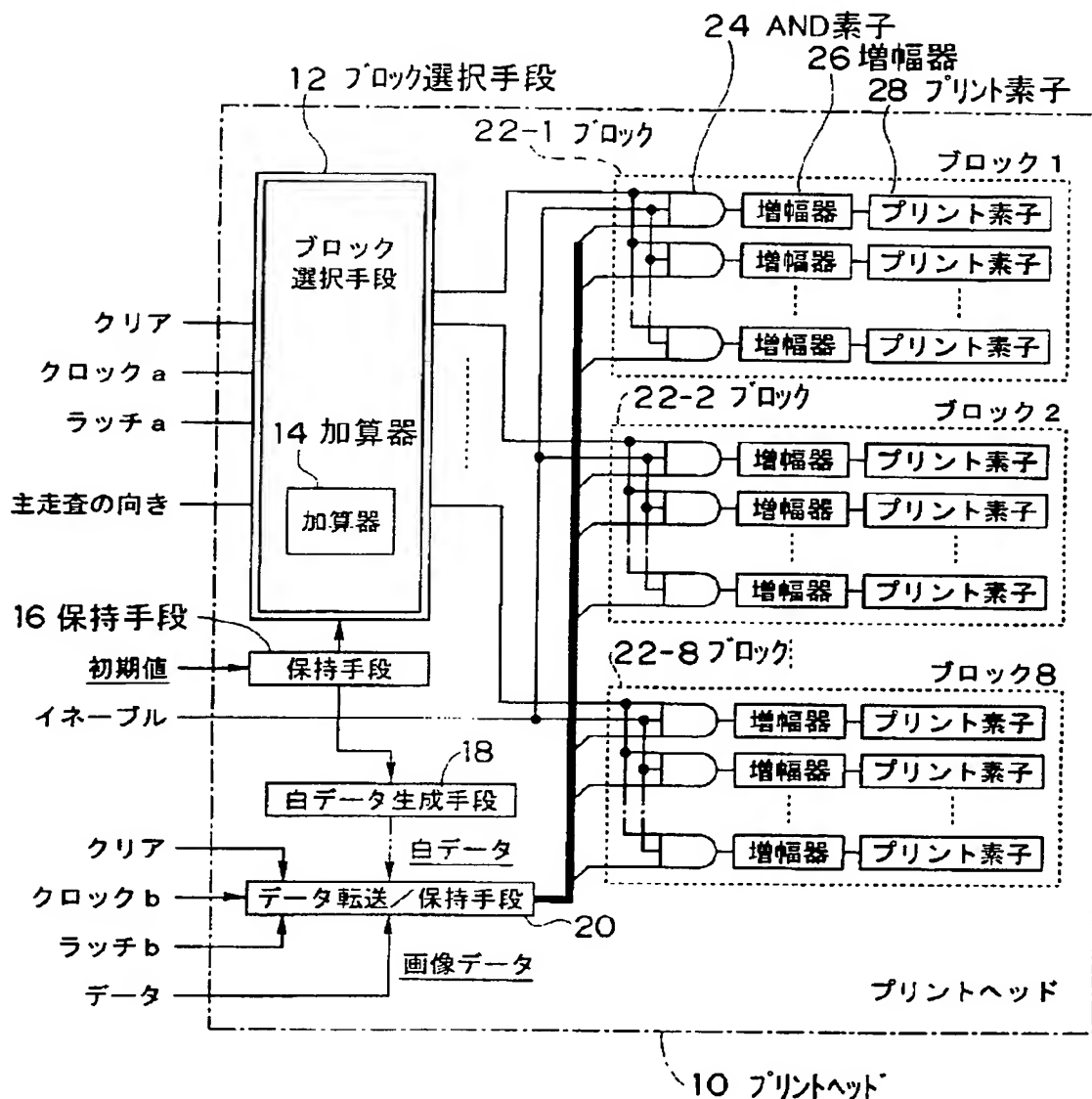


【図 20】

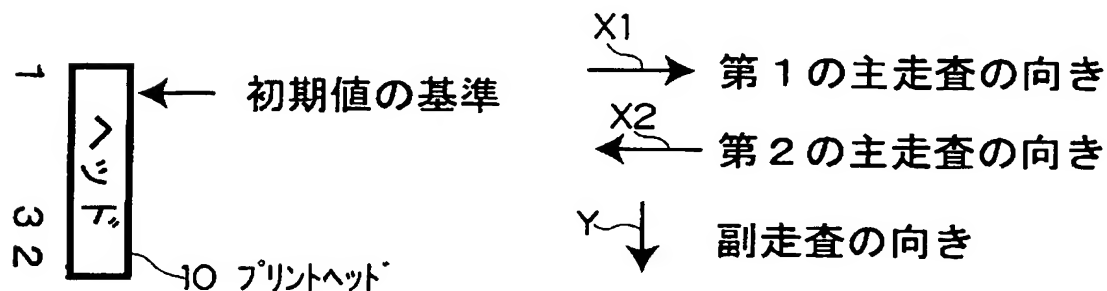
シフトレジスタによるデータ生成手段の構成（データ出力側）



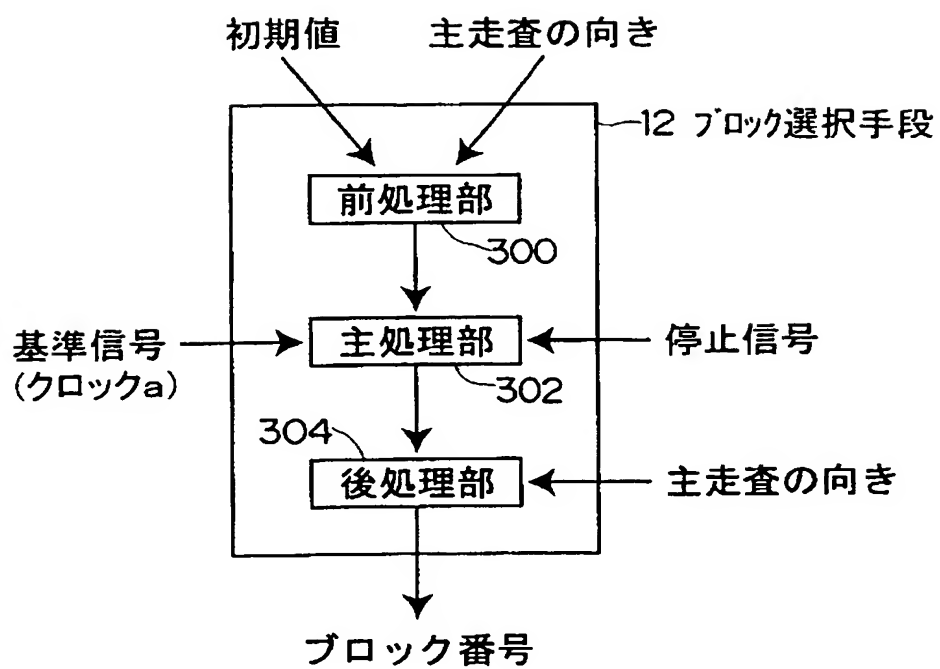
【図 2 1】



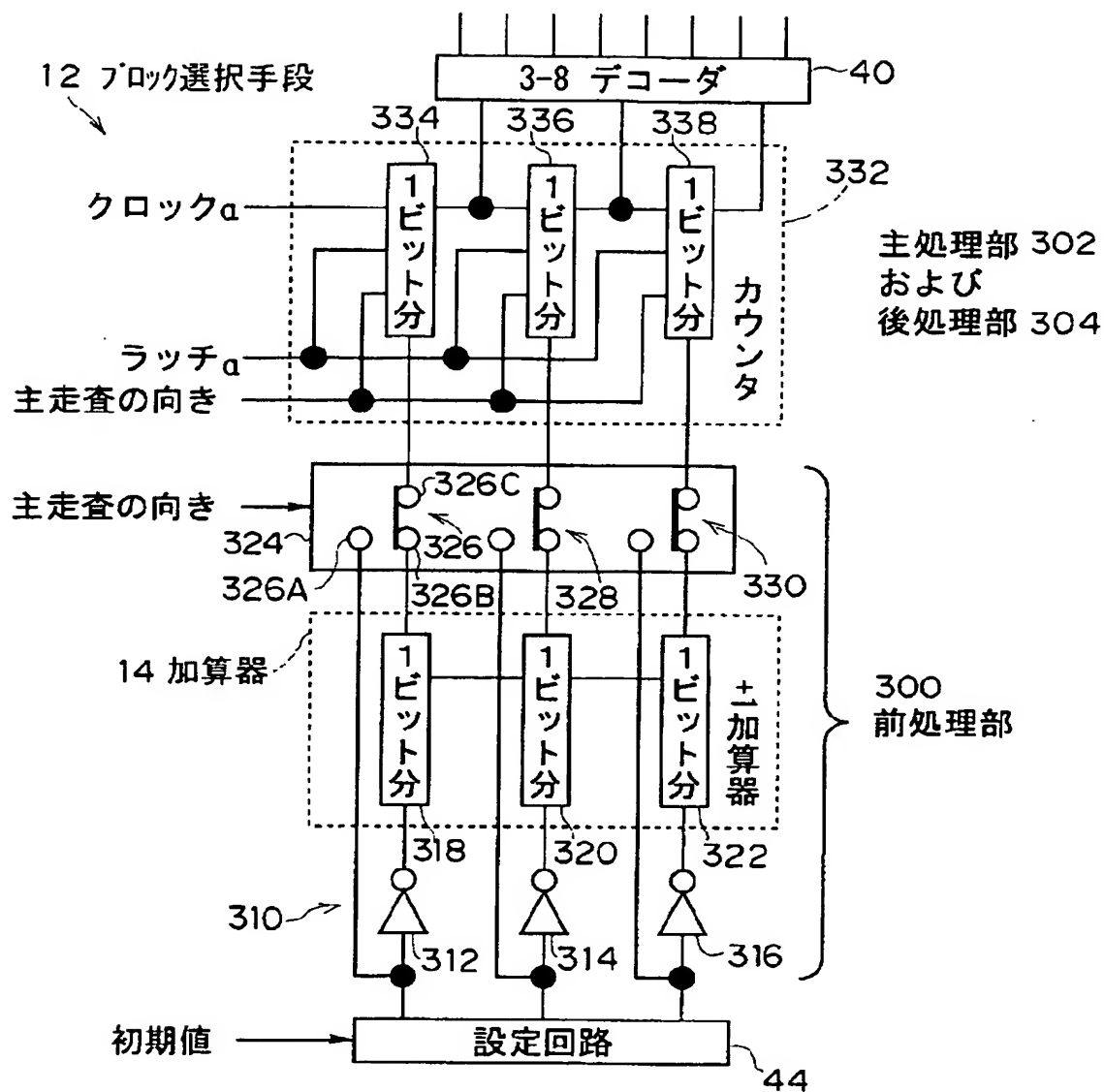
【図 2 2】



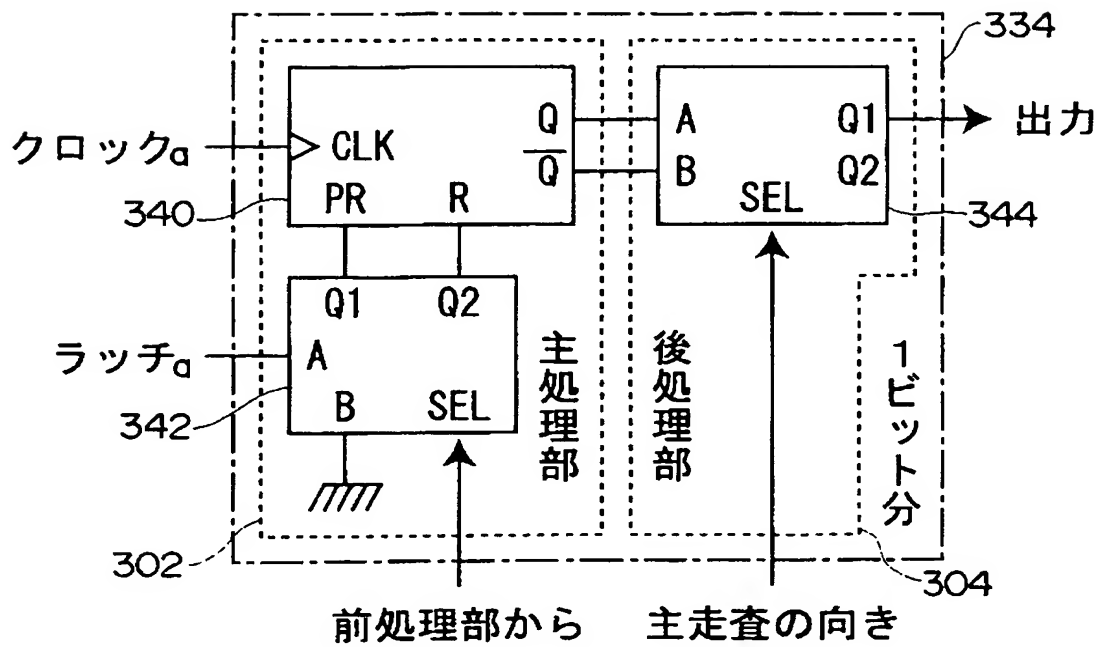
【図 23】



【図 24】

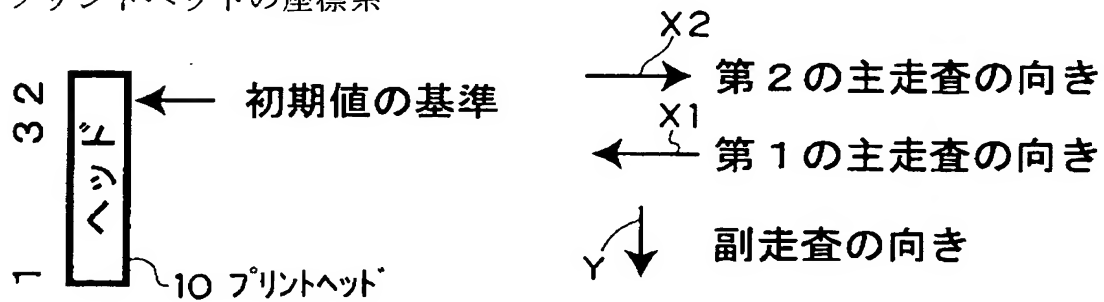


【図 25】

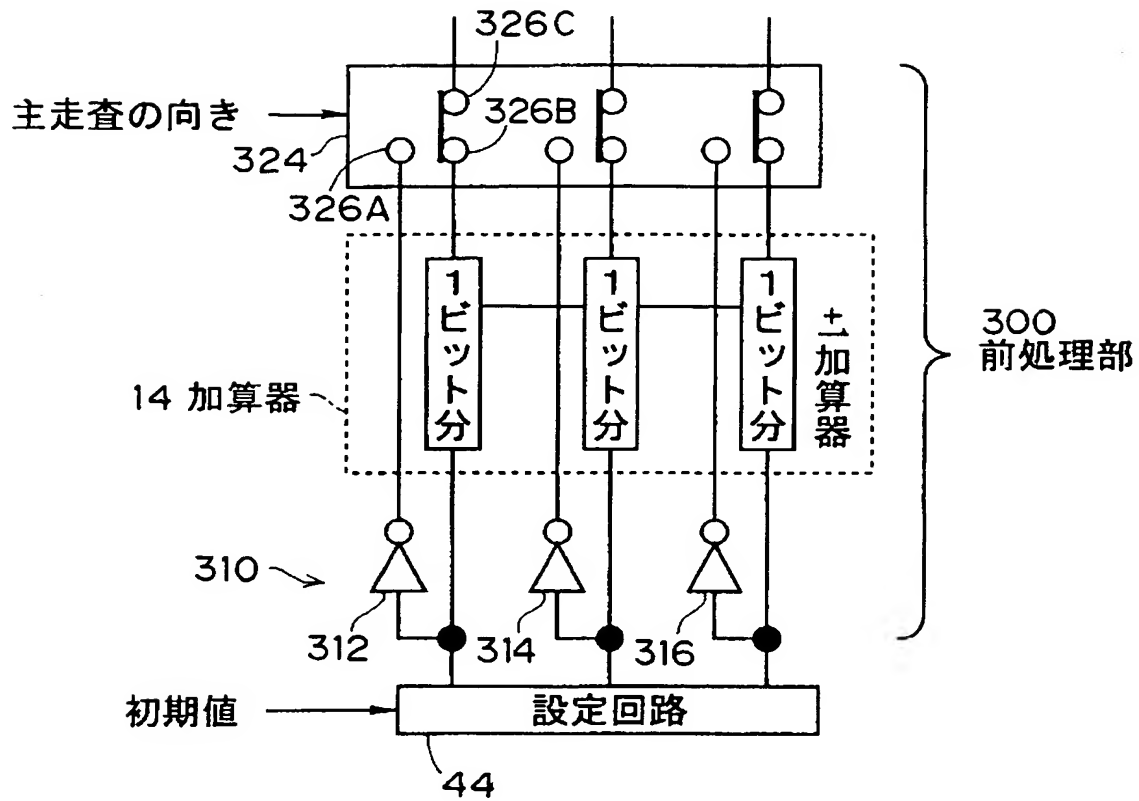


【図 26】

プリントヘッドの座標系



【図 27】

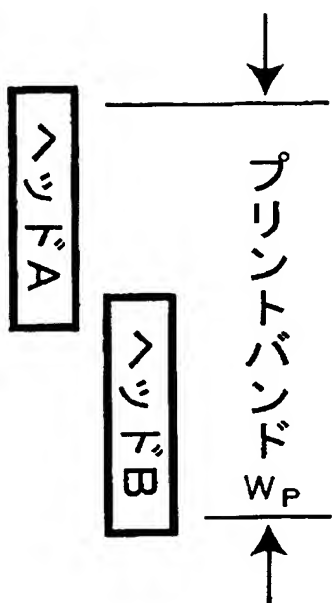


【図 28】

素子番号の再割り当て

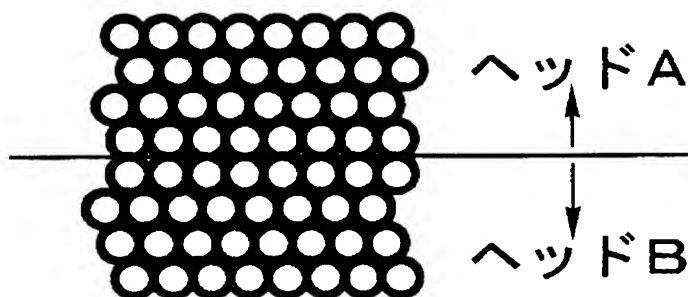
選択順序	* 素子番号
1 (8)	1, 9, 17
2 (7)	4, 12, 20
3 (6)	7, 15, 23
4 (5)	2, 10, 18
5 (4)	5, 13, 21
6 (3)	8, 16, 24
7 (2)	3, 11, 19
8 (1)	6, 14, 22

【図 29】



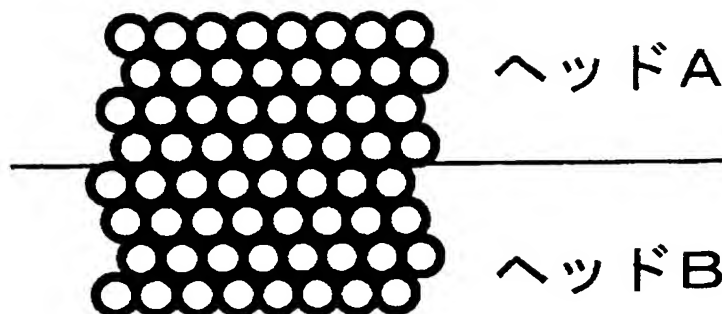
【図 30】

周期性の乱れ例

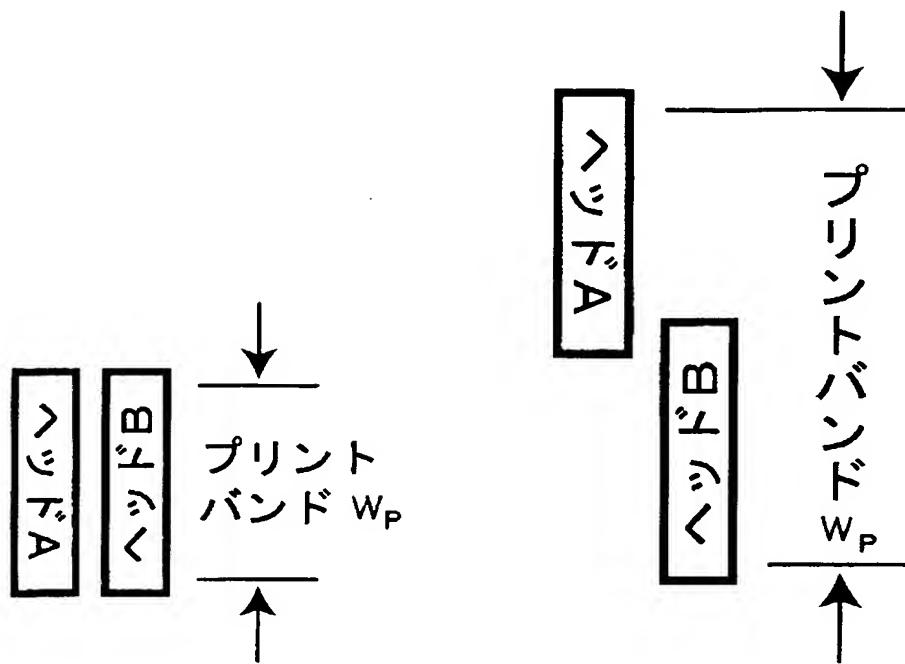


【図 31】

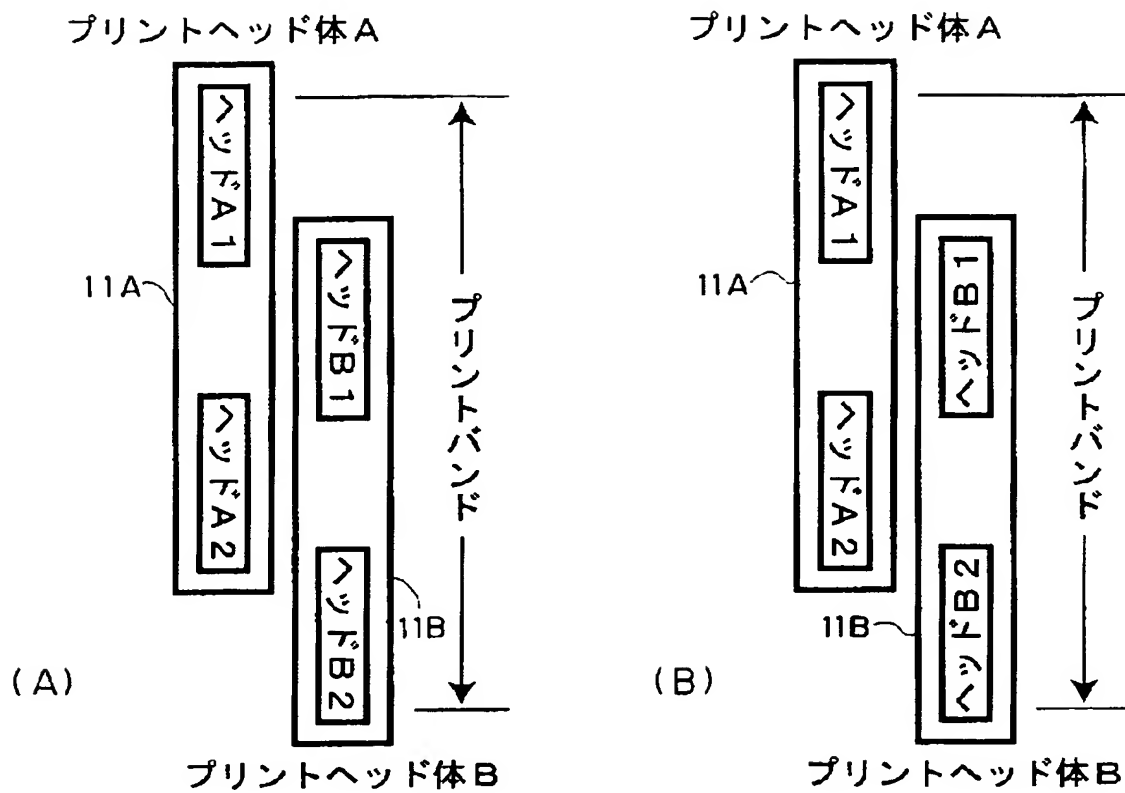
周期性の改善例



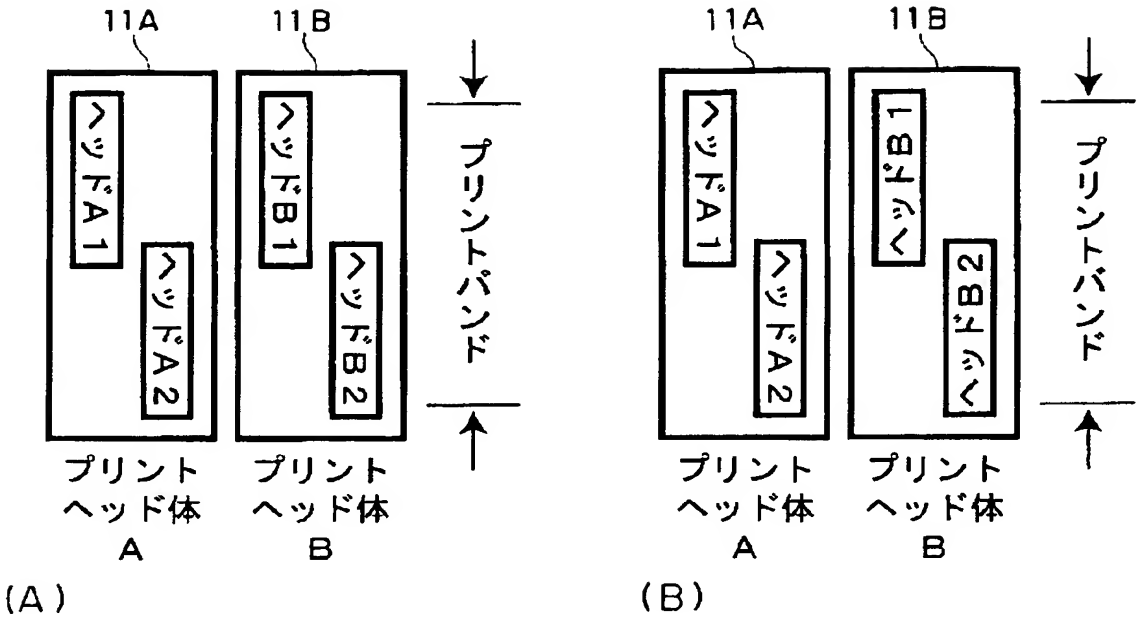
【図 3 2】



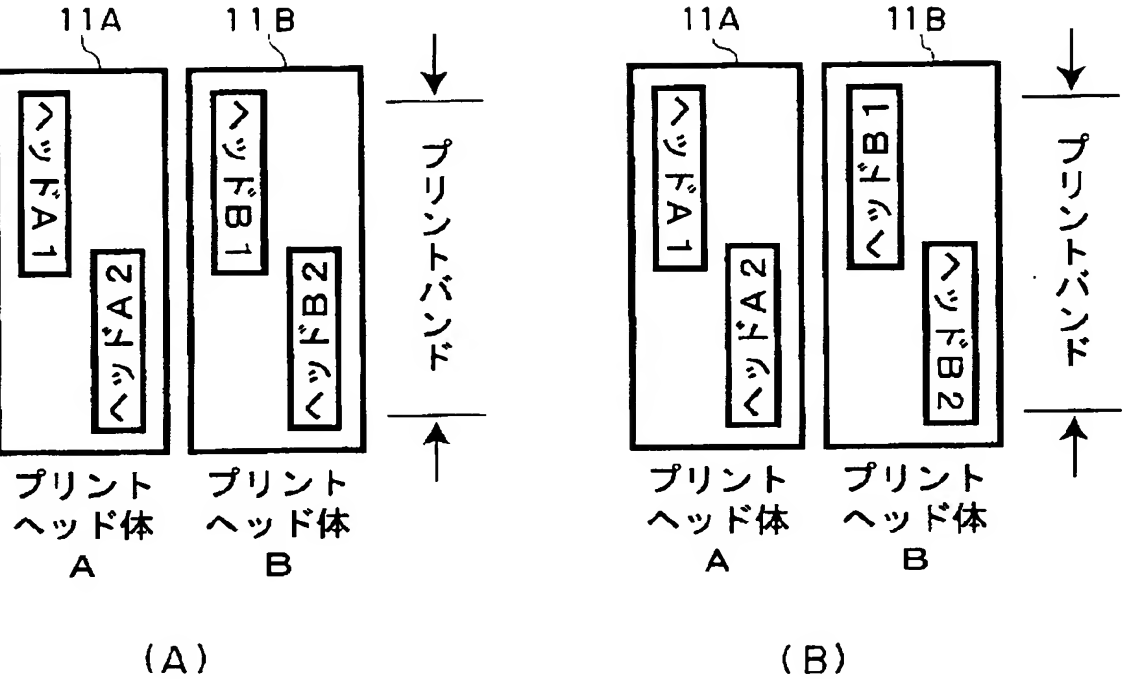
【図 3 3】



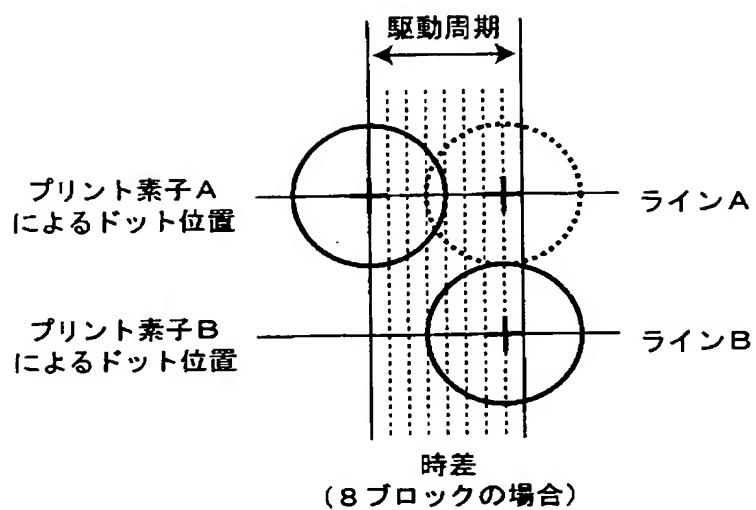
【図 3 4】



【図 3 5】



【図 36】



【書類名】 要約書

【要約】

【課題】 異なるプリントヘッド間において記録媒体上に形成されるべきドット位置ずれを抑制して高画質化を図ることができるプリントヘッド及びプリントヘッドを備えた記録装置を提供する。

【解決手段】 プリントヘッド 10 は、複数個のブロックに分類されたプリント素子 28 を有しており、ブロックは入力される初期値ブロック選択手段 12 により選択される。初期値は、保持手段 16 に保持されており、保持手段 16 で保持された初期値により自律的でかつ周期的にブロックが選択される。この初期値は、変更可能であり、変更された初期値により、ブロック選択手段 12 は選択するブロックの順序を変更する。これによって、周期的に選択されたブロックによる主走査方向のズレを解消できる。

【選択図】 図 1

特願 2 0 0 2 - 3 5 9 9 4 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 4 9 6]

1. 変更年月日

1 9 9 6 年 5 月 2 9 日

[変更理由]

住所変更

住 所

東京都港区赤坂二丁目 1 7 番 2 2 号

氏 名

富士ゼロックス株式会社